



PROPUESTA DE ESTRATEGIA DE FORMACIÓN

PARA EL PERTE DE MICROELECTRÓNICA Y SEMICONDUCTORES

GRUPO DE TRABAJO INDUSTRIA-ACADEMIA

ABRIL 2023

Ametic
LA VOZ DE LA INDUSTRIA DIGITAL

50
aniversario
1973 - 2023

PROPUESTA DE

Estrategia de formación para el

PERTE de microelectrónica y

semiconductores

Grupo de Trabajo AMETIC-ACADEMIA

Abril de 2023

Documento elaborado por entidades académicas, centros de excelencia e industrias que conforman el ecosistema español de microelectrónica

Contacto: Eduardo Valencia evalencia@ametic.es

ÍNDICE

| | |
|---|-----------|
| RESUMEN EJECUTIVO | 3 |
| <i>CONTEXTO</i> | 3 |
| <i>OBJETIVOS</i> | 3 |
| <i>ESTIMACIÓN DE NECESIDADES DE PERSONAL FORMADO EN MICROELECTRÓNICA</i> | 4 |
| <i>DESCRIPCIÓN DE LAS TEMÁTICAS FORMATIVAS REQUERIDAS Y DE LAS COMPETENCIAS NECESARIAS</i> 5 | |
| <i>TIPOS DE FORMACIÓN REGLADA CONSIDERADOS</i> | 7 |
| <i>TIPOS DE FORMACIÓN NO REGLADA</i> | 7 |
| <i>DESARROLLO DE LA FORMACIÓN</i> | 8 |
| <i>MEDIDAS DE ACOMPAÑAMIENTO</i> | 8 |
| <i>IMPLANTACIÓN PROGRESIVA DE LOS PROCESOS FORMATIVOS</i> | 9 |
| <i>ESTIMACIÓN DE RECURSOS ECONÓMICOS NECESARIOS</i> | 9 |
| <i>OTROS COSTES</i> | 12 |
| <i>CONCLUSIONES</i> | 13 |
| 1 INTRODUCCIÓN | 15 |
| 1.1 COMPOSICIÓN DEL GRUPO DE TRABAJO | 15 |
| 1.2 ANTECEDENTES | 15 |
| 2 ESTRATEGIA DE FORMACIÓN EN MICROELECTRÓNICA Y SEMICONDUCTORES 16 | |
| 2.1 OBJETIVOS | 16 |
| 2.2 HORIZONTE TEMPORAL DE LA PROPUESTA | 17 |
| 2.3 IMPLICACIÓN EFECTIVA DEL SECTOR EMPRESARIAL..... | 19 |
| 2.4 FLEXIBILIDAD PARA AMOLDAR LA FORMACIÓN A NECESIDADES CAMBIANTES..... | 20 |
| 2.5 ESTIMACIÓN DE NECESIDADES DE PERSONAL FORMADO EN MICROELECTRÓNICA | 20 |
| 2.5.1 PERSONAL REQUERIDO POR LA INDUSTRIA DE MICROELECTRÓNICA..... | 21 |
| 2.5.2 ESTIMACIONES DE PERSONAL REQUERIDO EN MICROELECTRÓNICA Y SEMICONDUCTORES 24 | |
| 3 DESCRIPCIÓN DE LAS TEMÁTICAS FORMATIVAS REQUERIDAS | 27 |
| 3.1 PROPUESTA DE FORMACIÓN EN DISEÑO MICROELECTRÓNICO | 28 |
| 3.1.1 REFLEXIÓN SOBRE LA RELEVANCIA DE LA FORMACIÓN ALREDEDOR DE RISC V..... | 30 |
| 3.2 PROPUESTA DE FORMACIÓN DE TECNOLOGÍAS DE FABRICACIÓN Y PROCESADO DE SEMICONDUCTORES..... | 31 |
| 3.2.1 ENFOQUE FORMATIVO RELACIONADO CON LA FABRICACIÓN DE COMPONENTES AVANZADOS Y CIRCUITOS INTEGRADOS..... | 31 |
| 3.2.2 FORMACIÓN EN APLICACIONES PARA CAPACIDAD INDUSTRIAL DESTACABLE..... | 32 |
| 4 TIPO DE FORMACIÓN REQUERIDA | 32 |
| 4.1 FORMACIÓN REGLADA | 33 |
| 4.1.1 ACTUACIÓN EN EL ÁMBITO UNIVERSITARIO | 33 |
| 4.1.1.1 GRADOS UNIVERSITARIOS..... | 33 |
| 4.1.1.2 MÁSTER (INTER)UNIVERSITARIO OFICIAL (≥60 ECTS) | 33 |
| 4.1.1.3 TÍTULOS PROPIOS DE POSTGRADO | 33 |
| 4.1.1.4 OTROS TÍTULOS PROPIOS QUE NO REQUIEREN TITULACIÓN DE GRADO..... | 34 |
| 4.1.1.5 DOCTORADOS INDUSTRIALES | 34 |
| 4.1.1.6 PROGRAMAS DE FORMACIÓN INTERUNIVERSITARIA..... | 34 |
| 4.1.2 ACTUACIÓN EN EL ÁMBITO DE LA FORMACIÓN PROFESIONAL..... | 35 |
| 4.1.2.1 CURSOS DE FORMACIÓN PROFESIONAL DE GRADO MEDIO..... | 35 |
| 4.1.2.2 CURSOS DE FORMACIÓN PROFESIONAL DE GRADO SUPERIOR | 35 |
| 4.2 FORMACIÓN NO REGLADA | 35 |
| 5 DESARROLLO DE LA FORMACIÓN | 36 |
| 5.1 ESTABLECIMIENTO DE ACUERDOS PREVIOS CON OTRAS ENTIDADES | 36 |
| 5.2 MODALIDADES DE IMPARTICIÓN..... | 36 |
| 5.3 ÉNFASIS EN PROGRAMAS INTERUNIVERSITARIOS..... | 37 |
| 5.4 FORMACIÓN ADAPTADA A DIFERENTES TIPOS DE ESTUDIANTES | 37 |
| 6 MEDIDAS DE ACOMPAÑAMIENTO | 37 |
| 7 PLANIFICACIÓN DE LA PUESTA EN MARCHA DEL PROCESO FORMATIVO | 40 |

| | | |
|----------|---|-----------|
| 7.1 | IMPLANTACIÓN PROGRESIVA DE LOS PROCESOS FORMATIVOS..... | 40 |
| 7.2 | PROPUESTA DE LA COMISIÓN DE SEGUIMIENTO DE LA ESTRATEGIA FORMATIVA | 40 |
| 7.3 | ESTIMACIÓN DE RECURSOS ECONÓMICOS NECESARIOS | 41 |
| 7.3.1 | FINANCIACIÓN DE RECURSOS MATERIALES | 41 |
| 7.3.1.1 | ADQUISICIÓN DE EQUIPOS HARDWARE | 42 |
| 7.3.1.2 | ADQUISICIÓN DE HERRAMIENTAS SOFTWARE (RESPUESTA ENCUESTA EN EDA TOOLS) | 42 |
| 7.3.2 | EQUIPAMIENTO NECESARIO PARA LOS CENTROS DE FORMACIÓN PROFESIONAL..... | 45 |
| 7.3.3 | FINANCIACIÓN DE RECURSOS HUMANOS | 45 |
| 7.3.3.1 | FINANCIACIÓN DE PROFESORADO | 46 |
| 7.3.3.2 | TÉCNICOS DE LABORATORIO | 47 |
| 7.3.3.3 | CONTRATOS PREDOCTORALES..... | 47 |
| 7.3.3.4 | PROGRAMAS DE BECAS A ESTUDIANTES..... | 49 |
| 7.3.4 | OTROS COSTES..... | 50 |
| 8 | CONCLUSIONES..... | 51 |
| | ANEXO 1: MIEMBROS DEL GRUPO DE TRABAJO INDUSTRIA - ACADEMIA | 54 |
| | ANEXO 2. ÁREAS TEMÁTICAS DE INTERÉS FORMATIVO EN BASE AL IPCEI | 56 |
| | ANEXO 3. DESCRIPCIÓN INICIAL DE CONTENIDOS FORMATIVOS | 63 |
| | ANEXO 4. FORMACIÓN PROFESIONAL PARA EL EMPLEO | 68 |
| | ANEXO 5. OFERTA FORMATIVA ACTUAL UNIVERSITARIA CURSO 2022-2023..... | 70 |
| | ANEXO 6. OFERTA FORMATIVA ACTUAL DE FORMACIÓN PROFESIONAL | 78 |
| | ANEXO 7. INFRAESTRUCTURAS DISPONIBLES PARA FORMACIÓN EN MICROELECTRÓNICA | 79 |

RESUMEN EJECUTIVO

Contexto

El Grupo de Trabajo INDUSTRIA – ACADEMIA sobre necesidades de formación en el PERTE de microelectrónica y semiconductores (PERTE Chip) creado para la elaboración del presente informe está constituido por expertos procedentes de AMETIC, de sus empresas, de algunas universidades y centros de investigación españoles y de centros de formación profesional relacionados con la microelectrónica actuando a título personal.

*El resultado ha sido la elaboración de la presente **propuesta estratégica y coordinada que asegure, desde la perspectiva de la formación, la satisfacción de los objetivos del PERTE Chip** y establezca un marco de cooperación estable entre la industria y la academia en su implementación que asegure los niveles más altos de empleabilidad del personal formado.*

Objetivos

*La necesidad de disponer de recursos humanos formados aparece explícitamente en el documento del PERTE Chip (Segundo eje: Estrategia de Diseño) en su Actuación 7 como “**Creación de una Red de educación, formación y capacitación en materia de semiconductores**”. El objetivo es formar el capital humano y adquirir el conocimiento necesario para sustentar la creciente demanda nacional de la industria de semiconductores, en línea con los intereses del PERTE y con vocación de permanencia a largo plazo.*

*El objetivo del informe realizado es **servir de base sobre la discusión sobre las necesidades de formación en microelectrónica y semiconductores en España para cubrir los objetivos del PERTE** que pueda ser distribuido fuera del propio Grupo con objeto de recabar las opiniones de personas e instituciones y ayudar así al Comisionado Especial del PERTE a elaborar la estrategia de formación en microelectrónica y semiconductores más adecuada para España.*

*Dado que existen aún **indefiniciones relevantes sobre las actividades que, finalmente, van a ser financiadas en el contexto del PERTE Chip** que pueden afectar a las necesidades formativas tanto en el sector público como en el privado, en gran medida, relativas a la formación en “tecnologías de semiconductores” dependiente de las decisiones de instalación en España de plantas de fabricación (fundiciones) y plantas piloto, será necesario actualizar las estimaciones contenidas en el presente plan lo antes posible.*

*El Grupo de Trabajo es consciente de que **el despliegue de la propuesta formativa requiere tiempo** para el diseño, aprobación y ejecución de los programas de formación conducentes a la generación del personal formado en función del nivel formativo abordado. Por ello, se considera en la presente propuesta un **horizonte temporal en dos fases** diferenciadas: una **primera fase (2023-2027)** en el periodo de la ejecución del PERTE Chip y su posible extensión temporal y una **segunda fase (2027-2034)** de consolidación.*

*Esta estrategia formativa se ha elaborado de manera colaborativa con la participación de una representación del sector empresarial asociado a AMETIC, con el fin de **asegurar que la oferta se ajuste a las necesidades reales del ecosistema** y no esté exclusivamente condicionada por las visiones del sistema educativo, ni tampoco por los deseos de las empresas sin tener en cuenta la situación y limitaciones de la infraestructura y recursos humanos disponibles en el sistema educativo. La **implicación del sector empresarial** puede adoptar diversas formas:*

- Participación en el **diseño de la oferta formativa**
- Participación en la **impartición del contenido curricular**
- Participación en la **realización de prácticas curriculares**
- La **tutorización de trabajos fin de grado o de máster**
- La participación en **programas de doctorado industrial** (y en su fomento)
- La concesión de **becas de estudio** a alumnos de másteres y títulos propios
- La financiación de **programas de formación orientados a necesidades concretas de una empresa** mediante acuerdos bilaterales con centros educativos

Se ha pretendido encontrar un **equilibrio entre la formación en conceptos de microelectrónica y semiconductores asentados desde el punto de vista académico, con la formación puntual en otros temas emergentes**. Es decir, sin cubrir necesidades muy concretas en tecnologías emergentes que, en todo caso, estarían ligadas a una formación ligada a la investigación como pueden ser los programas de doctorado en cuyo contenido no se ha entrado.

Estimación de necesidades de personal formado en microelectrónica

El presente documento expone una primera estimación del personal especializado requerido para cada tipo y nivel de actuación formativa para el periodo 2023-2027 en base a la información recabada por los miembros del Grupo de Trabajo y a los datos obtenidos de encuestas, entrevistas y dinámicas realizadas por AMETIC al tejido empresarial del ecosistema español de microelectrónica, que han permitido obtener **estimaciones para un escenario considerado de máximos y otro de mínimos**.

A continuación, se presentan dos casos diferenciados que contemplan, por un lado, un escenario que cuente con la ubicación de una foundry en España y, por otro lado, un escenario que no la contempla. Dicha casuística ha sido definida tras una correspondiente reflexión en el Grupo de Trabajo y de incorporar las necesidades del sector público. En todo caso, las necesidades de formación en tecnología pueden ser superiores a las indicadas, en función de la posible ubicación de "foundries", y será necesario determinarlas cuando se despejen las dudas actuales.

| | Nº Min Empresas Fables | Nº Max Empresas Fables | Nº Medio Empleados | Total Min | Total Max | DISEÑO (%) | TECNO (%) | FP (% DISEÑO) | | FP (% TECNO) | | GRADO (% DISEÑO) | | GRADO (% TECNO) | | MASTER (% DISEÑO) | | MASTER (% TECNO) | | DOCTOR (% DISEÑO) | | DOCTOR (% TECNO) | |
|--------------|------------------------|------------------------|--------------------|-----------|-----------|------------|------------|---------------|----------|--------------|------------|------------------|-----------|-----------------|------------|-------------------|-----------|------------------|------------|-------------------|----------|------------------|-----|
| | | | | | | | | 10% | 10% | 0% | 0% | 40% | 40% | 50% | 50% | 30% | 30% | 40% | 40% | 20% | 20% | 10% | 10% |
| | | | | | | | | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max |
| PE | 15 | 45 | 10 | 150 | 450 | 100% | 0 | 0 | 0 | 0 | 0 | 60 | 180 | 0 | 0 | 60 | 180 | 0 | 0 | 30 | 90 | 0 | 0 |
| ME | 4 | 6 | 100 | 400 | 600 | 95% | 0,05 | 38 | 57 | 0 | 0 | 152 | 228 | 10 | 15 | 114 | 171 | 8 | 12 | 76 | 114 | 2 | 3 |
| GE | 2 | 4 | 400 | 800 | 1600 | 98% | 0,02 | 78 | 157 | 0 | 0 | 314 | 627 | 8 | 16 | 235 | 470 | 6 | 13 | 157 | 314 | 2 | 3 |
| OPIs | 5 | 10 | 15 | 75 | 150 | 70% | 0,3 | 5 | 11 | 0 | 0 | 21 | 42 | 11 | 23 | 16 | 32 | 9 | 18 | 11 | 21 | 2 | 5 |
| Total | | | | | | | 116 | 214 | 0 | 0 | 526 | 1035 | 18 | 31 | 409 | 821 | 14 | 25 | 263 | 518 | 4 | 6 | |

| TOTAL s/ foundry | DISEÑO | TECNOL. |
|------------------|--------|---------|
| MIN | 1314 | 36 |
| MAX | 2588 | 62 |

| | Min Fab | Max Fab | Nº Medio Empleados | Total Min | Total Max | DISEÑO (%) | TECNO (%) | FP (% DISEÑO) | | FP (% TECNO) | | GRADO (% DISEÑO) | | GRADO (% TECNO) | | MASTER (% DISEÑO) | | MASTER (% TECNO) | | DOCTOR (% DISEÑO) | | DOCTOR (% TECNO) | |
|--------------|----------|----------|--------------------|-------------|-----------|------------|------------|---------------|-----------|--------------|------------|------------------|----------|-----------------|------------|-------------------|-----|------------------|-----|-------------------|-----|------------------|-----|
| | | | | | | | | 10% | 10% | 40% | 40% | 40% | 40% | 25% | 25% | 50% | 50% | 25% | 25% | 0% | 0% | 10% | 10% |
| | | | | | | | | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max |
| PE | 2 | 10 | 20 | 40 | 200 | 10% | 0,9 | 1 | 2 | 5 | 38 | 2 | 8 | 11 | 54 | 2 | 10 | 11 | 54 | 0 | 0 | 8 | 36 |
| ME | 2 | 5 | 100 | 200 | 500 | 5% | 0,95 | 1 | 3 | 76 | 191 | 4 | 10 | 48 | 119 | 5 | 13 | 48 | 119 | 0 | 0 | 19 | 48 |
| GE | 1 | 2 | 1000 | 1000 | 2000 | 2% | 0,98 | 2 | 4 | 394 | 788 | 8 | 16 | 245 | 490 | 10 | 20 | 245 | 490 | 0 | 0 | 98 | 196 |
| OPIs | 5 | 10 | 15 | 75 | 150 | 70% | 0,3 | 5 | 11 | 0 | 0 | 21 | 42 | 11 | 23 | 16 | 32 | 9 | 18 | 11 | 21 | 2 | 5 |
| Total | 4 | 9 | 475 | 1017 | 14 | 34 | 304 | 663 | 17 | 43 | 304 | 663 | 0 | 0 | 125 | 280 | | | | | | | |

| TOTAL c/ foundry | DISEÑO | TECNOL. |
|------------------|--------|---------|
| MIN | 35 | 1208 |
| MAX | 86 | 2623 |

| TOTAL (+OPIs) | DISEÑO | TECNOLOGÍA |
|---------------|--------|------------|
| MIN | 1402 | 1266 |
| MAX | 2780 | 2731 |

Fuente: Elaboración propia. Nota: la primera columna (, OPIs) segmenta los datos en función del tamaño de las empresas (PE: pequeñas, ME: medianas y GE: grandes, que también incluye centros tecnológicos. OPIs incluye universidades, centros de investigación públicos, organismos públicos de investigación, centros formativos de formación profesional y las necesidades en las propias administraciones públicas.

El Grupo de Trabajo considera indispensable realizar un análisis de las necesidades de formación en **usuarios avanzados de microelectrónica que resulten de la ejecución de otros PERTE** (energía, aeroespacial, automoción, salud, etc.) en los que la existencia de especialistas en microelectrónica jugará un papel fundamental en su sostenibilidad y una necesidad en sus respectivos planes de formación.

Finalmente, **las condiciones laborales, no solo salariales, tanto en el sector público como en el privado influirán también en la retención de este personal formado.** El porcentaje de personas que deciden, tras su proceso formativo, o poco después, continuar su desarrollo profesional en otros países también influirá en que la reducción indicada en la segunda parte del periodo sea menos profunda. Este proceso deberá complementarse con la captación de españoles formados y trabajando en el exterior, y también captar referentes internacionales y talento extranjero para que se incorporen a las empresas de diseño o fabricación en España simplificando los trámites de visados y permisos de trabajo.

Descripción de las temáticas formativas requeridas y de las competencias necesarias

Con objeto de facilitar el análisis de su adecuación por el tejido productivo y planificar todos los procesos formativos, es preciso identificar el **contenido de alto nivel de posibles módulos formativos.** No se ha pretendido realizar una descripción detallada de los módulos formativos en caso de titulaciones oficiales de grado o máster o de las CCAA y el Ministerio de Educación y Formación Profesional en FP. El documento indica los grandes bloques o áreas formativas posibles teniendo en cuenta los siguientes elementos:

- **Enfoque realista**, ajustado a las actuaciones que, previsiblemente, se van a realizar en España
- Búsqueda de la mayor **sinergia posible con actuaciones de formación ya existentes**
- Aprovechamiento de las capacidades existentes para formación, como el uso de material educativo que dispone **Europractice** para los socios, y su empleo **simplificando el acceso a fabricación de chips.**
- Aprovechamiento de la nueva **tendencia global en hardware abierto**
- **Búsqueda de la mayor sinergia posible** entre las nuevas de infraestructuras para fabricación desarrolladas en el PERTE y el plan de formación e investigación, mediante el acceso a la fabricación en condiciones preferentes a las entidades involucradas en el plan de formación.

Las competencias necesarias para los egresados deben **adaptarse al nivel formativo** considerado (FP, grado, máster, doctorado) y **al ámbito temático** abordado en el proceso formativo (diseño microelectrónico, fabricación de semiconductores, test y encapsulado, o en un ámbito temático mucho más focalizado ligado a una tecnología o herramientas concretas). Por este motivo, no es posible generar una única lista de competencias posibles. Las competencias incluidas en el presente documento se han realizado de forma genérica y pueden aplicarse a diversos **dominios verticales** incluyendo competencias relativas al conocimiento del sector y la forma en la que la microelectrónica y la tecnología de semiconductores pueden abordar algunos de sus problemas propios.

Se han considerado las siguientes **competencias necesarias para los egresados formados que deberán incorporarse a los contenidos formativos concretos otorgando a cada una el peso en ECTS que cada universidad o grupo de universidades decida en función del nivel formativo abordado:**

- Capacidad de diseñar circuitos integrados digitales, analógicos y mixtos
- Capacidad de diseñar y programar sistemas integrados en chip (SoC)
- Capacidad de diseñar sensores electroópticos en tecnologías CMOS e híbridas
- Capacidad de diseñar, depurar y programar sistemas integrados multiprocesador complejos
- Capacidad de generar el middleware y software de sistemas integrados adaptados a su arquitectura
- Capacidad de diseñar sistemas de comunicaciones cableadas, inalámbricas y ópticas
- Capacidad de diseñar, programar y validar circuitos y sistemas integrados de aplicación específica
- Capacidad de verificar y testear circuitos integrados utilizando diferentes tecnologías y herramientas.
- Capacidad de diseñar circuitos integrados monolíticos de alta frecuencia (MMIC)

- Capacidad de diseñar dispositivos y sistemas para gestión de potencia.
- Capacidad de diseñar circuitos fotónicos integrados.
- Capacidad de realizar el diseño físico, optimización y caracterización de materiales semiconductores y dispositivos para aplicaciones microelectrónicas integradas.
- Capacidad de diseñar sensores, transductores y circuitos de interfaz y acondicionamiento con tecnologías MEMs y otras adecuadas para la hibridación con CMOS.
- Capacidad de diseñar microsistemas integrados o híbridos y heterogéneos integrando circuitos de diferentes sustratos.
- Capacidad para incluir aspectos metodológicos y aspectos de ensamblaje y encapsulado de sistemas electrónicos y fotónicos, tanto monolíticos como heterogéneos, incluyendo integración vertical.
- Capacidad para integrarse con las competencias de proceso adecuadas en entornos de fabricación, testeo, ensamblaje y encapsulado donde se materialicen los diseños en las diferentes tecnologías contempladas
- Capacidad de monitorizar y realizar controles de calidad de los diferentes procesos de una secuencia de fabricación de semiconductores a través de distintos tipos de metrología (medidas eléctricas, ópticas, optoelectrónicas, etc.).
- Capacidad de gestionar y participar en procesos de calidad, fiabilidad y certificación

El Grupo de Trabajo es consciente de la **importancia que tiene RISC-V** y su utilidad potencial para muchas empresas. En todo caso, actualmente las empresas de diseño microelectrónico en España utilizan soluciones propietarias (p.ej. ARM) por lo que una formación especializada sobre ellas seguirá siendo relevante, teniendo en cuenta que los conceptos básicos de dichas arquitecturas son comunes.

La formación en tecnología de fabricación y procesado de semiconductores será necesaria, tanto desde el punto de vista teórico como mayoritariamente práctico, con independencia del nodo tecnológico. En particular, será preciso proporcionar entrenamiento en el mantenimiento y operación en infraestructuras de Sala Blanca, conscientes de las variaciones en la clase o normativa ISO requeridas según el nodo en cuestión. Se distinguen al menos **tres fases previas a la aplicación**: 1) el diseño y simulación de los componentes y circuitos, incluyendo la identificación de los materiales necesarios; 2) la fabricación y procesado de los componentes y 3) la caracterización de sus prestaciones, teniendo en cuenta que los materiales necesarios y la fabricación y caracterización dependerán de los dispositivos de interés.

El énfasis formativo debe realizarse en las **capacidades de formación real**, ya sea en periodos cortos para acciones muy concretas (p.ej. una semana) o más largo (p.ej. uno o dos meses), incluidas dentro de un máster oficial o para la realización de TFM, de un título propio, o de un curso ad hoc. Para ello se tendrá en cuenta la experiencia y programas establecidos en **la ICTS** (infraestructura científica y tecnológica singular) MICRONANOFABS y otras salas blancas en centros académicos, de investigación o en empresas.

El enfoque del plan formativo del presente documento no pretende abordar todas las posibles **áreas verticales que potencialmente se beneficiarían de las actuaciones formativas descritas**, sino que las personas formadas pueden desarrollar su labor profesional en sectores con demanda empresarial contrastada como aeronáutica, espacio, tracción eléctrica y automoción, robótica, máquina herramienta, defensa, telecomunicaciones, tecnologías cuánticas, energías renovables, biomedicina, sensores y actuadores industriales, etc. El uso de la microelectrónica en áreas verticales se beneficiará de **la sinergia con los procesos de formación en otros PERTE** como el Aeroespacial, el del Vehículo Eléctrico y Conectado, el de Energía, el de salud, entre otros.

Finalmente, debe abordarse la **formación hacia el emprendimiento en el ámbito de la microelectrónica y semiconductores** para aquellos profesionales interesados adaptando o especializando algunos de los programas formativos de emprendimiento que existen en la actualidad.

Tipos de formación reglada considerados

- **Grados universitarios**

Para el Grupo de Trabajo serán **minoritarios los egresados de grados actuales que se dedicarán directamente al diseño y tecnología en microelectrónica y semiconductores**, debido al grado de especialización necesario para abordar el diseño microelectrónico. En todo caso, se considera adecuada la **incorporación de especializaciones o itinerarios en tecnologías integradas en otros grados ya existentes** cuya puesta en marcha sería mucho más rápida.

La **puesta en marcha de un grado específico en tecnologías integradas o microelectrónica** (cuatro años) sería deseable como **actuación a largo plazo**, no en el marco temporal de ejecución del PERTE Chip, **en el caso de una consolidación real de un sector de microelectrónica en España** que asegure la empleabilidad de los egresados.

- **Máster (inter)universitario oficial (≥ 60 ECTS)**

Algunas universidades ofertan másteres en microelectrónica y otras con másteres de temáticas más amplia (p.ej. electrónica) que incluyen **itinerarios especializados en microelectrónica**. Algunos de los másteres actuales pueden implementarse como titulaciones interuniversitarias que faciliten la implementación de la formación propuesta en este plan en todo el territorio nacional. El Anexo 5 de este documento expone la oferta actual.

- **Títulos propios de postgrado (formación continua)**

La necesidad de abordar necesidades formativas a corto plazo concede a los títulos propios de postgrado un interés creciente tanto en másteres propios (entre 60 y 120 ECTS), diplomas de especialización (entre 30 y 59 ECTS) o diplomas de experto (entre 15 y 29 ECTS) junto a diplomas de extensión universitaria. Asimismo, el PERTE supone una oportunidad para implementar, en colaboración con el sector empresarial, múltiples cursos de postgrado ad hoc para abordar necesidades inmediatas de la industria, cuya cuantificación del número de profesionales a formar es más difícil de estimar empleando **modelos de microcredenciales** que puedan dar origen a conseguir titulaciones oficiales en fases posteriores.

- **Doctorados industriales**

Los estudiantes de doctorados, en colaboración con el sector empresarial, actúan como **elemento tractor de la innovación y del desarrollo de la microelectrónica y de los semiconductores** mediante su inserción en las empresas tras la obtención del título de doctor, además de cubrir las necesidades propias del sistema público. Su **papel en la creación de start-ups y spin-offs de base tecnológica** es, asimismo, relevante.

- **Actuación en el ámbito de la Formación Profesional, Grado Superior**

De acuerdo con lo manifestado por las empresas de AMETIC, las necesidades de personas con estudios de **formación profesional** estarán ligadas fundamentalmente al ámbito de procesos y tecnologías de fabricación, prueba y encapsulado y, en menor medida, en el diseño microelectrónico.

Como curso de especialización, después del ciclo formativo de grado medio, se plantea uno de **"Tecnología digital de productos electrónicos"** y un ciclo formativo de grado superior nuevo de **"Técnico Superior en Tecnología Aplicada de Sistemas Electrónicos"** con un segundo nivel de especialización de **"Tecnología Aplicada de Sistemas Electrónicos Avanzados"**.

Tipos de formación no reglada

Con esta denominación se incluyen procesos formativos conducentes a diplomas sin/con evaluación de conocimientos, generalmente de corta duración, entre ellos:

- Cursos a medida de las necesidades de la empresa
- Cursos incluidos en escuelas de verano/invierno
- Estancias formativas en periodos cortos (1-3 meses)
- Cursos específicos en plataformas de aprendizaje abiertas de tipo Coursera o equivalentes.

El Grupo de Trabajo considera **que la formación no reglada y la formación continua en empresa tiene un peso relevante y debe potenciarse para que las empresas en el corto plazo puedan alcanzar los niveles de innovación, capacidades tecnológicas e industriales en materia de semiconductores.**

Desarrollo de la formación

Se enfatiza la formación práctica de especialistas mediante el empleo intensivo de instalaciones orientados al diseño y prueba de circuitos integrados. Por este motivo, se debe prestar atención a la disponibilidad de equipamientos, herramientas de diseño, laboratorios y salas limpias necesarios teniendo en cuenta:

- **Establecimiento de acuerdos previos con otras entidades públicas o privadas** que posean infraestructuras y equipamientos para la formación de personal especializado en microelectrónica (en España o fuera de España) como EURORACTICE o los proveedores de herramientas EDA y plataformas FPGA que disponen de buen material de formación (de igual forma que hace el IMEC). Adicionalmente, fomentar acuerdos con empresas de microelectrónica en España que puedan ceder parcialmente el uso de sus instalaciones y personal técnico.
- **Modalidades de impartición.** El enfoque de impartición más adecuado es el de formación presencial o en formato mixto “blended learning” en la que los alumnos puedan desplazarse para la formación práctica. Se considera también relevante la “formación dual” en colaboración con el sector empresarial.
- **Énfasis en programas interuniversitarios.** Se aconseja la creación de una oferta de formación mediante titulaciones de máster o postgrado interuniversitarias para que el alumno pueda cursar alguna materia en más de una universidad y ajustar con ello la disponibilidad de equipos y profesorado. Expresamente, para la realización de determinados trabajos de fin de máster (TFM) o doctorados se debe incrementar la cooperación con universidades o centros de investigación públicos o privados fuera de España.
- **Formación adaptada a diferentes tipos de estudiantes.** No puede considerarse como modelo formativo habitual el de un alumno dedicado a tiempo completo a la formación, por lo que es necesario compatibilizar horarios y realizar procesos de formación intensivos.

Medidas de acompañamiento

La formación actual en microelectrónica y semiconductores en España esbozada en el presente documento parte de una **situación de debilidad debido al escaso número de alumnos matriculados en los diferentes niveles** que, en algunos casos, no cubren la oferta de los centros educativos. Para poder abordar esta situación se ha identificado un **conjunto de medidas de acompañamiento** adaptadas a los diferentes niveles formativos:

- **Incremento de vocaciones STEM en enseñanza media** para animar a los estudiantes a elegir una formación en áreas relacionadas con la microelectrónica
- **Atracción de talento extranjero.** Apoyar procesos de migración especializada acelerada, para españoles y también para personal ya formado de otros países agilizando los procesos

- de homologación y equivalencia de títulos obtenidos en universidades fuera de España, así como la agilización de los tramites de obtención de visado para personal altamente cualificado en el sector de los semiconductores.
- **Formación de profesorado de Formación Profesional.** Actualización de conocimientos en microelectrónica de profesorado de FP, motivación para profesorado de FP, y apoyo a la obtención de grados universitarios a personas con formación de FP
- **Incremento de vocaciones en las temáticas del PERTE entre alumnos de grado y máster.** Ciclos de conferencias en universidades, becas para la realización de TFG y TFM en temáticas del PERTE, difusión de material informativo, exhibición itinerante sobre microelectrónica y semiconductores, acciones de divulgación y marketing vocacional
- **Creación de material formativo de acceso abierto.** El objetivo es disponer de módulos formativos de introducción a la microelectrónica que faciliten la enseñanza a distancia a diferentes niveles
- **Infraestructura nacional de apoyo** que dé sustento a la oferta formativa expuesta mediante un portal específico con la colaboración de empresas nacionales e internacionales
- **Ayudas a la movilidad de estudiantes.** Concesión de becas de movilidad para facilitar que estudiantes de otras regiones puedan asistir a programas de formación financiando la estancia en periodos cortos en otra.

La puesta en marcha de grandes proyectos del PERTE Chip por parte de empresas del sector exijan **disponer de especialistas ya formados** que puedan incorporarse con celeridad. Para ello, se requieren **medidas complementarias para la atracción y recuperación de talento procedente de otros países.**

Implantación progresiva de los procesos formativos

La puesta en marcha de los procesos formativos requerirá tiempo y deberá realizarse a lo largo de las dos fases indicadas con objetivos concretos anuales cuya realización será necesario monitorizar mediante un **plan de seguimiento** a través de un conjunto de indicadores clave de prestaciones (KPIs):

- Evolución de la oferta educativa en cada uno de los niveles educativos
- Evolución del número de personas matriculadas y egresadas en los programas formativos
- Evolución de la empleabilidad

Para ello, se propone la creación de una **comisión coordinada** desde la dirección del PERTE formada por expertos de la academia y del sector empresarial con el finde realizar un informe anual proponiendo, si fuera necesario, las medidas correctoras adecuadas.

Estimación de recursos económicos necesarios

El PERTE de microelectrónica y de semiconductores asigna inicialmente para la actuación formativa un **presupuesto de 80 millones de euros en el periodo 2022-2027**. El Grupo de Trabajo ha decidido realizar un análisis global justificado de los costes del plan de formación propuesto desde **tres supuestos**:

- Considerar las **necesidades de formación en el conjunto del PERTE** y no únicamente las relativas al Segundo Eje (Estrategia de Diseño) sino también al resto de los ejes, en especial al Cuarto Eje (Dinamización de la Industria de Fabricación TIC española).
- Asumir un **compromiso de implicación del sector empresarial** aportando financiación parcial, así como la contratación del personal formado acorde con las estimaciones realizadas.
- Disponer, sobre todo en el capítulo de recursos humanos, con **financiación de las CCAA** a través de las universidades o directamente por éstas, así como de los centros de formación

profesional implicados con objeto de incrementar los recursos inicialmente asignados al PERTE para formación.

Financiación de recursos materiales

Sin un incremento y actualización sustancial del equipamiento disponible no es posible cubrir las necesidades indicadas en el sector privado. Las partidas contempladas de laboratorios para cubrir la formación requerida son las siguientes:

- **Adquisición de equipos hardware.** Nuevos laboratorios de microelectrónica y semiconductores en áreas no cubiertas demandadas por la industria, adaptación y ampliación de los laboratorios existentes, costes de material fungible, adquisición/alquiler de servidores locales/cloud para aceleración de procesos de síntesis y simulación complejos, plataformas de prototipado, y contratos de mantenimiento de los equipos. Financiación del desarrollo de prototipos a través de foundries en tecnologías más maduras o multiproject wafers.
- **Adquisición de herramientas software.** Licencias de sistemas software (p.ej. herramientas de diseño, caracterización, prueba) en las que el respaldo del Gobierno español podría reducir sus costes. Herramientas EDA de diseño microelectrónico se recomienda utilizar programas integrados dentro de la oferta de [Europractice](#). Se recomienda utilizar herramientas y soluciones de código abierto gratuitas.

Una estimación de la financiación de recursos materiales necesarios, de acuerdo con la información recabada en los anexos a este documento, para cubrir el volumen de personal estimado necesario en 2023-2027 implica:

- Actualización del equipamiento existente de 60 laboratorios empleados actualmente en la formación básica de microelectrónica y semiconductores, diseño digital y RF: **Coste total (60): 7.056.000 euros**
- Coste de 40 laboratorios básicos de formación en diseño digital basado en el **programa Europractice** de 1.095.000 euros en su versión más básica y 5.540.600 euros en la versión de diseño y prototipado. **Coste total (40): 5.798.000 euros**
- Creación de 12 laboratorios nuevos para dispositivos de alta frecuencia y dispositivos integrados fotónicos, equipados para diseño y caracterización. **Coste total (12): 28.011.000 euros** (amortizaciones incluidas).
- Creación de laboratorios nuevos para circuitos integrados equipados para diseño y caracterización: **Coste total (15): 19.776.000 euros (amortizaciones incluidas)**
- Acondicionamiento y expansión de salas blancas para docencia: **Coste total: 18.000.000 euros**
- Utilización de la red de supercomputación española: **SIN COSTE asignado al PERTE**

La **estimación total de costes de recursos materiales con cargo al PERTE** para los equipamientos universitarios es de **67.361.200 euros (2023-2027)**. Al margen de la financiación procedente del PERTE de Microelectrónica y Semiconductores, una valoración inicial de costes de infraestructuras básicas para tres años (2023-2025) en laboratorios incluidos en áreas de electrónica, comunicaciones, informática, etc., integrados en grados y másteres más generales es, como mínimo, de **15.000.000 a 18.000.000 euros**.

Equipamiento necesario para los centros de FP

El coste total dependerá del número de laboratorios que se equipen en función de la oferta disponible. Con el equipamiento de 10 laboratorios se cubren las necesidades de 600 alumnos de FP anualmente. En el supuesto de 10 laboratorios en el periodo 2023-2027 el coste total es de **1.110.000 euros**.

De acuerdo con estas estimaciones, la siguiente tabla resume los **costes de recursos materiales estimados**.

| Partidas materiales del PERTE Chip | Costes con cargo al PERTE Chip | Costes totales incluyendo laboratorios e infraestructuras básicas |
|--|---------------------------------------|--|
| 12 laboratorios nuevos de alta frecuencia y fotónica | 28.011.000 € | 28.011.000 € |
| 15 laboratorios nuevos de circuitos integrados digitales | 19.776.000 € | 19.776.000 € |
| 10 laboratorios en centros de FP | 1.110.000 € | 1.110.000 € |
| Ampliación salas blancas existentes y nuevas | 18.000.000 € | 18.000.000 € |
| Actualización del equipamiento de 60 laboratorios | 7.056.000 € | 22.056.000 € |
| Costes Totales | 79.751.000 € | 97.691.000 € |

Estimación total de costes de recursos materiales: 97.691.000 euros

Estimación total de costes de recursos materiales con cargo al PERTE: 79.751.000 euros

Financiación de recursos humanos

- **Financiación de profesorado**

Un porcentaje considerable de los costes totales de esta partida debería proceder de **aportaciones de las CCAA** y de las **propias universidades**, empleando para ello, prioritariamente, programas complementarios que debe definir y liderar el Estado en los instrumentos de financiación.

- 60 contratos de profesores ayudante doctor (2023-2029)

Medida base para disponer de profesorado joven con tesis doctoral.

Coste individual anual: 50.000 euros (PERTE Chip: 30.000 euros + CCAA: 20.000 euros)

Coste total estimado para cuatro años de contratos

Coste total de ayudantes doctores con cargo al PERTE (2023-2027): 6.300.000 euros

Coste total de ayudantes doctores (2023-2027): 10.100.000 euros

- 120 contratos de profesores asociados (dedicación equivalente 3+3)

Expertos procedentes de la empresa privada del sector de microelectrónica.

Coste individual anual: 20.000 euros (PERTE Chip: 50%):

Coste total estimado cuatro años con cargo al PERTE: 2.300.000 euros

Coste total profesores asociados: 4.600.000 euros

- **Técnicos de laboratorio**

Para la formación práctica de los alumnos en los cursos previstos es absolutamente necesario contar con un número adecuado de personal técnico especializado en laboratorios y salas limpias. Se propone:

- 80 técnicos de laboratorio adicionales (no solamente de sala limpia) entre 2023 y 2027.

Incorporación progresiva (20 anualmente) dada la previsible dificultad en disponer de ellos:

Coste individual anual: 50.000 euros (PERTE Chip: 30.000 euro y CCAA: 20.000 euros mediante programas complementarios).

Coste total de técnicos de laboratorio PERTE Chip 2023-2026): 6.000.000 euros

Coste total de técnicos de laboratorio (2023-2026): 10.000.000 euros

Contratos predoctorales y doctorados industriales

Los siguientes dos puntos incluyen dos medidas complementarias: formación de personal investigador (tipo FPI), y doctorados industriales. Es útil establecer por parte de las CCAA alguna ayuda de transición de corta duración (hasta seis meses) para poder incorporarse a la industria, centros de investigación o a una plaza de profesorado:

- **Programa FPI específico del PERTE**

- 40 contratos predoctorales de FPI en microelectrónica

Coste individual anual con cargo al PERTE: 25.000 euros. Un complemento a esta cifra deberá aportarse por las universidades con cargo a proyectos para que sea atractiva para posibles estudiantes hasta un tope de 50.000 euros.

Coste total con cargo al PERTE (2023-2027): 4.000.000 euros

- **Programa de doctorados industriales del PERTE**

- 40 contratos de doctorados industriales

Coste individual anual con cargo al PERTE: 25.000 euros. Un complemento a esta cifra deberá aportarse por las empresas con cargo a sus propios presupuestos hasta un tope de 50.000 euros.

Coste total con cargo al PERTE (2023-2027): 4.000.000 euros

- **Programas de becas a estudiantes**

Se ha considerado la financiación de becas de matrícula y para la realización de trabajos fin de máster.

- 250 becas anuales de matrícula en másteres y especialistas

Coste individual estimado para títulos oficiales: 2.000 euros para títulos propios: 3.000 euros.

Coste total 5 años con cargo al PERTE (2023-2027): 3.000.000 euros

- 80 becas anuales para la realización de Trabajos Fin de Máster (TFM)

Coste individual estimado: 5.000 euros

Coste total 5 años (2023-2027): 2.000.000 euros

- 200 becas de prácticas en empresa en formato Dual en FP

Coste individual estimado: 3.000 euros

Coste total 5 años (2023-2027): 3.000.000 euros

Total del programa de becas con cargo al PERTE: 8.000.000 EUROS

La suma de todas las partidas indicadas de recursos humanos conduce a la siguiente estimación:

| Actuación | Coste PERTE | Coste total |
|-----------------------------------|-------------------------|-------------------------------|
| Profesores ayudantes doctores | 6.300.000 euros | 10.100.000 euros |
| Profesores asociados | 2.300.000 euros | 4.600.000 euros |
| Técnicos de laboratorio | 6.000.000 euros | 10.000.000 euros |
| Contratos predoctorales FPI | 4.000.000 euros | Variable Max: 6.000.000 euros |
| Contratos doctorados industriales | 4.000.000 euros | Variable Max: 6.000.000 euros |
| Becas matrículas | 3.000.000 euros | 3.000.000 euros |
| Becas realización TFM | 2.000.000 euros | 2.000.000 euros |
| Prácticas en empresa FP dual | 3.000.000 euros | 3.000.000 euros |
| Costes totales | 30.600.000 euros | 44.700.000 euros |

Estimación total de costes de recursos humanos con cargo al PERTE: 30.600.000 euros

Estimación total de costes de recursos humanos: 44.700.000 euros (2023-2027)

Otros costes

En cuanto a los costes de las **medidas de acompañamiento** descritas arriba, se realizan las siguientes estimaciones con cargo al PERTE Chip:

- Coste total (2023-2027): Elaboración de material de divulgación: 1.400.000 euros
- Coste total (2023-2027): Visitas a centros públicos: 500.000 euros
- Coste total (2023-2027): Visitas a empresas del sector: 500.000 euros
- **Coste estimado de las medidas de acompañamiento: 2.400.000 euros**

Asimismo, se considera necesario crear una **Comisión de Seguimiento** con estructura mínima, a través de la contratación de 3-4 personas que puedan organizar las reuniones, elaborar y editar informes anuales de seguimiento del plan de formación, organización de eventos, etc. El coste estimado es:

- **Coste Comisión de Seguimiento con cargo al PERTE (2023-2027): 900.000 euros**

Coste total estimado de otros costes a cargo del PERTE: 3.300.000 euros

Costes totales del Plan de Formación propuesto

La siguiente tabla resume los costes totales estimados del plan de formación del PERTE Chip.

| Partidas del plan de formación | Costes totales con cargo al PERTE | Costes totales (Incluyendo CCAA y empresas) |
|---------------------------------------|--|--|
| Recursos materiales | 79.751 000 euros | 97.691 000 euros |
| Recursos humanos | 30.600.000 euros | 44.700.000 euros |
| Otros costes | 3.300.000 euros | 3.300.000 euros |
| Totales | 113.651 000 euros | 145 691 000 euros |

El Grupo de Trabajo no ha realizado ninguna distribución ni por CCAA ni por universidades de las cantidades indicadas en la tabla anterior asumiendo que no es el momento para ello y que, previamente, es necesario conocer la respuesta al presente plan por parte del PERTE Chip, así como la disposición de las CCAA y de las empresas en asumir las cofinanciaciones indicadas.

Conclusiones

Se enuncian de forma resumida las conclusiones del informe realizado.

1. La existencia de un plan formativo sobre microelectrónica, realista a largo plazo y en diferentes niveles educativos es una **condición necesaria** para satisfacer los objetivos del PERTE Chip.
2. La ejecución del plan formativo presentado deberá **adecuarse periódicamente** tanto en los contenidos formativos como en el volumen de personal formado a la evolución del PERTE y del sector de microelectrónica en España.
3. La **implicación del sector empresarial en el proceso formativo** es un elemento clave del éxito para asegurar la adecuación de los contenidos formativos a la evolución de sus necesidades.
4. Las necesidades formativas y las estimaciones sobre el volumen de personal requerido se han extraído de **encuestas realizadas por AMETIC** contrastado con los participantes en el grupo de trabajo.
5. La **estimación** de las necesidades de formación arroja una **media anual superior a las 600-700 personas** en función de la evolución del contexto nacional e internacional lo que implica un incremento muy significativo de las capacidades actuales del sistema educativo.
6. **Los procesos de formación deben adoptar una visión general que capacite al estudiante en un conjunto de áreas temáticas amplias que asegure su empleabilidad futura** complementado con acuerdos bilaterales específicos entre empresas y centros formativos.
7. Se han considerado **dos grandes áreas formativas**: tecnología de semiconductores y diseño microelectrónico (tanto analógico y de sensores como digital, con especial atención a RISC V en el área digital), y diseño fotónico.
8. La **implementación del programa de formación deberá realizarse de manera progresiva** dado que la oferta formativa reglada descrita requiere periodos formales de aprobación dilatados.

9. *Es **necesario hacer más atractiva la formación en microelectrónica** y evitar un cuello de botella en el desarrollo del sector que invalide el esfuerzo alrededor del PERTE y la consecución de sus objetivos.*
10. *La formación universitaria debe centrarse tanto en **titulaciones de máster como de especialista**, así como en **cursos de posgrado basados en microcréditos**, y **cursos en línea en plataformas abiertas** para responder de forma flexible a las necesidades empresariales.*
11. *En el ámbito de la **formación profesional** es necesario crear la **oferta de un grado superior en microelectrónica de tipo dual** con una elevada implicación empresarial, así como un año de especialización a alumnos que ya posean un grado superior en FP.*
12. *El logro de las actuaciones contempladas requerirá la puesta en marcha de un **conjunto de medidas de acompañamiento** que permitan incrementar el conocimiento de la oferta y sus posibilidades, promover el interés entre los estudiantes, formar al profesorado necesario y favorecer su movilidad.*
13. *La **disponibilidad de recursos humanos adicionales** tanto del profesorado como de técnicos de laboratorio y de estudiantes de doctorado es una condición esencial para el éxito.*
14. *Es necesario fomentar **programas de patrocinio empresarial** para que los estudiantes desarrollen sus líneas de trabajo e investigación con una orientación más industrial y al mercado.*
15. *El incremento del atractivo a esta formación deberá apoyarse con la creación de un **programa específico de becas de matrícula** y de TFM para un porcentaje significativo de los alumnos.*
16. *Se deben **potenciar las relaciones y colaboraciones con centros e instituciones extranjeros**, e incorporar asesores y expertos internacionales tanto en las universidades como en las empresas.*
17. *Es necesario **retener el talento nacional y atraer talento extranjero** que suponga un diferencial competitivo, así como reincorporar talento español actualmente en otros países.*
18. *Se requiere disponer de **recursos económicos suficientes** para la adquisición de sistemas hardware y software, así como la **disponibilidad de acceso a instalaciones disponibles tanto en el sector público como en el privado** con los que realizar una formación práctica.*
19. *La financiación del plan de formación requiere, asimismo, disponer de **cofinanciación de las propias empresas**, en mayor medida en las partidas de recursos humanos con objeto de incrementar los recursos iniciales del PERTE Chip para formación y cubrir todos los objetivos.*
20. *Es necesario, asimismo, **impulsar la cofinanciación por parte de las CCAA**, mediante programas complementarios liderados por la AGE buscando mecanismos ágiles que faciliten la cofinanciación a varios niveles administrativos.*
21. *La valoración económica efectuada del plan de formación implica un **coste estimado para el PERTE Chip de 102.371.200 euros** y de un total incluyendo la cofinanciación procedente de las Comunidades Autónomas y del sector empresarial de más de 134 millones de euros hasta 2027*

1 INTRODUCCIÓN

1.1 Composición del Grupo de Trabajo

El **Grupo de Trabajo sobre necesidades de formación en el PERTE de microelectrónica y semiconductores**, en adelante **Grupo de Trabajo**, creado expresamente para la elaboración del presente informe, está constituido por expertos procedentes de AMETIC, de algunas universidades y centros de investigación españoles, y de centros de formación profesional relacionados con la microelectrónica. El trabajo del grupo se ha extendido desde el mes de septiembre de 2022 al de febrero de 2023 manteniéndose para el desarrollo de su actividad ocho reuniones plenarias. También, se crearon tres grupos reducidos que abordaron temas concretos.

Con el fin de que la actividad del Grupo de Trabajo fuera efectiva, AMETIC y la UPM, entidades promotoras iniciales de esta iniciativa, decidieron poner en marcha un grupo dimensionado a las dinámicas a abordar de alrededor de 25 personas, invitando a su participación a un número representativo de entidades y personas interesadas tanto de academia como de empresas, asegurando la diversidad de opinión, de visión y de experiencias complementarias. Las personas que han participado en las reuniones y sus afiliaciones se han incorporado en el Anexo 1. Asimismo, se han mantenido por parte de los coordinadores reuniones con un grupo reducido de empresas de AMETIC con el fin de comentar las conclusiones provisionales y recibir realimentación temprana de su adecuación a la demanda existente.

Por razones de operatividad no se ha pretendido incorporar al Grupo de Trabajo a personas procedentes de todas las entidades españolas implicadas actual o potencialmente en el proceso de formación en microelectrónica, ni tampoco oficializar esa representación. Sí se ha incluido a algunas personas de entidades ligadas a actividades de investigación en microelectrónica, pero sin responsabilidades directas en la aprobación de los procesos formativos reglados, pero que, sin embargo, sí pueden tenerla en el proceso de implementación de esta propuesta de plan de formación en base a la utilización de sus equipamientos actuales o futuros para la formación y su participación en los programas de doctorado.

En el transcurso de la actividad se formaron dos subgrupos de trabajo. Uno de ellos centrado en las necesidades de formación para el diseño microelectrónico, y el otro sobre las tecnologías y proceso de fabricación de dispositivos semiconductores, con el fin de conocer mejor los contenidos técnicos y las estimaciones de personal y recursos económicos necesarios que incorpora el documento.

En el momento actual, tras la presentación informal de este documento al Comisionado Especial del PERTE de microelectrónica y semiconductores, la intención de los participantes del Grupo de Trabajo es la de compartir este “borrador de propuesta” con todas las entidades interesadas para recabar información e ideas complementarias que lo enriquezcan de empresas, centros tecnológicos, universidades y centros de investigación, y así conseguir un debate más amplio.

Por otro lado, debe indicarse que **las opiniones contenidas en el documento han sido realizadas a título personal por los participantes** y no implican las posiciones y decisiones que se adopten por parte de las instituciones a las que pertenecen.

1.2 Antecedentes

AMETIC, Asociación nacional que representa a la industria tecnológica digital en España, puso en marcha en febrero de 2022 un **Grupo de Trabajo de Microelectrónica**, en respuesta a la necesidad de coordinar al ecosistema español en este ámbito con los siguientes objetivos:

- Elaborar el mapeo del ecosistema español de microelectrónica que permita contar con una radiografía de capacidades y roles de los agentes de la cadena de valor, integrar a los actores e identificar proyectos en colaboración.
- Contribuir a la definición de una estrategia nacional de microelectrónica y semiconductores enfocada al reforzamiento de la industria.
- Dinamizar, posicionar y alinear la realidad del ecosistema español con el PERTE Chip, el IPCEI, el Chips Act y la Alianza europea de semiconductores.

Entre sus primeras acciones, el Grupo de Trabajo de AMETIC remitió a toda la cadena de valor del ecosistema una “*Encuesta para anticiparnos al PERTE Chip*” y una segunda “*Encuesta sobre el contenido del PERTE Chip*”. Los resultados obtenidos pusieron de manifiesto la necesidad imperiosa de la industria de desarrollar un plan de formación y de talento adecuados en el ámbito de la microelectrónica y semiconductores para asegurar el éxito del PERTE.

Asimismo, desde **diversas universidades**, en muchos casos también en paralelo a **petición de los Comunidades Autónomas de las que dependen**, desde la publicación del PERTE Chip, se ha trabajado con la idea de conocer la oferta formativa y las capacidades de formación actuales, tanto en contenidos como en equipamientos para asegurar una formación práctica y adecuada a las necesidades derivadas de la evolución de la tecnología de microelectrónica y semiconductores. Esa oferta y las capacidades asociadas se consideran como punto de partida para analizar las posibilidades de ampliarlas y adaptarlas a las necesidades derivadas del PERTE Chip.

Es evidente que, para abordar el reto de la formación en este ámbito, es indispensable la **implicación tanto de la industria como de la academia**, fomentando un cambio en la mentalidad y la cultura de las partes, para abordar las necesidades reales la industria, partiendo de las capacidades existentes e identificando los programas a poner en marcha a corto, medio y largo plazo, así como la estimación del volumen de personal preparado necesario. Este ha sido el objetivo del Grupo de Trabajo Industria – Academia y su resultado es el presente documento.

AMETIC compartió informalmente durante el mes de diciembre de 2022 un borrador previo del presente documento con sus comisiones internas relacionadas con el ámbito en cuestión, y realizó una consulta más detallada en base a las ideas contenidas a fin de completar y corroborar su descripción, cuyos resultados más destacados se han incluido en el mismo. Con ello, se ha pretendido que el contenido del presente informe responda de la manera más precisa posible a las necesidades manifestadas por el sector empresarial de microelectrónica y semiconductores.

El resultado del esfuerzo realizado ha sido la elaboración de una **propuesta estratégica y coordinada que asegure, desde la perspectiva de la formación, la satisfacción de los objetivos del PERTE Chip** y establezca un marco de cooperación estable entre la industria y la academia en su implementación que garantice los niveles más altos de empleabilidad del personal formado.

2 ESTRATEGIA DE FORMACIÓN EN MICROELECTRÓNICA Y SEMICONDUCTORES

2.1 Objetivos

El PERTE de microelectrónica y semiconductores aprobado por el gobierno español en 2022 supone una apuesta por situar a España en un lugar preminente en esas tecnologías en el contexto europeo. Las inversiones previstas, la mayor entre todos los PERTE aprobados, y la necesaria movilización del tejido empresarial español en colaboración con el sistema público es una oportunidad que no puede desaprovecharse para consolidar un sector estratégico en el contexto de la soberanía tecnológica europea a la que España debe contribuir.

Un elemento clave para que ese esfuerzo satisfaga los objetivos del PERTE Chip y asegure una consolidación a futuro, más allá del marco temporal de ejecución previsto, es disponer de recursos humanos formados en las áreas requeridas para cubrir así las necesidades del sector.

Esta necesidad aparece explícitamente mencionada en el documento del PERTE Chip (Segundo eje: Estrategia de Diseño) en su **Actuación 7 “Creación de una Red de educación, formación y capacitación en materia de semiconductores”**. El objetivo de esta medida es formar el capital humano y adquirir el conocimiento necesario para sustentar la creciente demanda nacional de la industria de semiconductores, en línea con los intereses del PERTE y con vocación de permanencia a largo plazo. El documento también indica que “*en primer lugar, se formará una*

Red nacional de educación, formación y capacitación en materia de semiconductores a la que podrán adherirse las universidades, centros de investigación o empresas que sean referentes en el sector de los semiconductores.”

La actividad emprendida con la elaboración de este documento entre AMETIC y un conjunto de expertos procedentes de universidades y FP pretende profundizar en este objetivo dando un primer paso para la **concreción de contenidos y estimación de necesidades** teniendo en cuenta las expectativas de las empresas y la potencial oferta del sistema educativo.

Concretamente, el objetivo del Grupo de Trabajo ha sido elaborar un **documento base sobre las necesidades de formación en microelectrónica y semiconductores en España para cubrir los objetivos del PERTE Chip** que pueda ser distribuido y comentado ampliamente fuera del propio Grupo para recabar las opiniones de personas e instituciones del sector formativo y empresarial, y poder ayudar así al Comisionado Especial del PERTE Chip a elaborar una estrategia de formación en microelectrónica y semiconductores más adecuada para España.

Asimismo, el Grupo de Trabajo considera que la propuesta realizada puede ser también de utilidad para fundamentar las decisiones que, en base a ella, puedan adoptarse por parte de las universidades, del Ministerio de Educación y Formación Profesional, del Ministerio de Universidades, del Ministerio de Ciencia e Innovación, o de las Comunidades Autónomas en la **aprobación, financiación e implementación de las acciones formativas que competencialmente les corresponda**.

Adicionalmente, el conocimiento de las previsiones de personas formadas en microelectrónica y semiconductores que puedan estar disponibles en España en los próximos años facilitará la **toma de decisiones por parte del sector empresarial** para su efectiva implicación en proyectos para los que necesite la contratación de personal adicional formado, la actualización de conocimientos o reciclaje del personal propio, así como incentivar su implicación en el proceso formativo.

El Grupo de Trabajo ha tenido en cuenta que existen aún **indefiniciones relevantes sobre las actividades que, finalmente, van a ser financiadas en el contexto del PERTE Chip** que pueden afectar a las necesidades formativas tanto en el sector público como en el privado.

Esta situación, que confiamos sea resuelta en los próximos meses, afecta en gran medida a la formación en tecnologías de semiconductores, muy dependiente de las decisiones de instalación en España de grandes plantas de fabricación (fundiciones) y de las plantas piloto que se pongan en marcha, dados los requisitos de equipamiento de laboratorio y salas limpias que pueda requerirse en función de los materiales y procesos requeridos y, de ello, las necesidades de personal especializado que realice su función en las mismas.

Esta situación aconseja la **revisión de los contenidos y estimaciones de necesidades de personal formado** realizadas por el Grupo de Trabajo en base a disponer de mayor detalle de las actuaciones a realizarse en el contexto del PERTE Chip durante los primeros meses de 2023.

2.2 Horizonte temporal de la propuesta

El Grupo de Trabajo es consciente de que **el desarrollo de una propuesta formativa requiere tiempo** para el diseño, aprobación y ejecución de los programas de formación conducentes a la generación del personal formado en función del nivel formativo abordado.

Este hecho puede implicar periodos de diseño, aprobación y ejecución de varios meses para la generación de egresados en el caso de títulos propios de las universidades, de uno a dos años en másteres universitarios o en programas de formación profesional o de más de cuatro años para la obtención de un grado universitario. **Periodos más cortos pueden y deben contemplarse para la actualización de conocimientos especializados o el reciclado formativo del personal** que actualmente ocupa un puesto de trabajo en las empresas del sector en el contexto de modelos de formación continua. Concretamente, la formación continua del personal de plantilla de las empresas es clave, ya que en el corto plazo se va a necesitar reconvertir a muchos perfiles, así como ampliar su conocimiento en determinadas áreas.

Mención explícita merecen los **estudios de doctorado**, con una duración media de **cuatro años**, ya que en dicha formación no solo se adquiere la adquisición por parte del doctorando de conocimientos metodológicos y formativos especializados que permita a los futuros doctores desarrollar tecnologías innovadoras e incrementar el valor añadido en esta área tan dinámica, sino hacerlo en estrecha interacción con el sector empresarial que pueda nutrir sus futuras necesidades de I+D.

Al igual que se hace en otros países europeos en los que las grandes industrias de semiconductores esponsorizan y mentorizan a los estudiantes de doctorado, el Grupo de Trabajo cree que la realización de estudios de doctorado, incluso con acuerdos intercomunitarios tanto directamente en las universidades como en la modalidad de doctorados industriales, debe servir como elemento clave para la consolidación del sector de microelectrónica español a largo plazo que garantice nuestra capacidad de investigación y desarrollo.

El Grupo de Trabajo es consciente de que la oferta formativa abordada de forma genérica en este documento deberá complementarse en la industria con **formación específica en empresa y muy especializada sobre herramientas software o procesos de fabricación** utilizados, que solo será posible obtener de las entidades proveedoras de esas herramientas o procesos.

Además, según los datos recabados sobre la oferta formativa y su cobertura real en la actualidad, así como los de empleabilidad potencial de las personas formadas, es necesario acometer acciones encaminadas a incrementar el interés del estudiante potencial sobre este tipo de temas, tanto en formación profesional, universitario, postgrado o de formación y reciclado de los conocimientos de personal empleado actualmente, con una visión a largo plazo.

Desde un punto de vista operativo, la **puesta en marcha** de estos procesos formativos, la adquisición y despliegue de los laboratorios asociados, y la formación y reclutamiento del profesorado y técnicos necesarios, implica un proceso de consolidación del plan de formación propuesto que no puede restringirse al periodo de ejecución del PERTE Chip con los fondos derivados de programa *Next Generation EU*, cuya finalización está prevista para 2026 o 2027.

Concretamente, la presente propuesta considera un **horizonte temporal en dos fases** diferenciadas:

- **Primera fase (2023-2027)**
Se enmarca en el periodo de la ejecución del PERTE Chip y su posible extensión temporal. Actualmente, las actuaciones deben terminarse en diciembre de 2026 aunque se ha considerado una posible extensión, al menos, hasta diciembre de 2027 acorde con el marco temporal de las actuales perspectivas financieras de la UE.
Debe indicarse que las nuevas acciones formativas que conduzcan a titulaciones oficiales universitarias de grado o máster aprobadas por ANECA tienen un plazo de aprobación y puesta en marcha dilatado y no podrían iniciarse, en la mayor parte de los casos, antes del curso académico 2023-2024. No ocurre así con programas formativos conducentes a títulos propios cuyo periodo de aprobación y puesta en marcha es más corto, o con el doctorado, acciones que podrían iniciarse en el segundo semestre del presente curso académico 2022-2023 o a lo largo del curso 2023-24.
- **Segunda fase (2027-2034)**
Se enmarca en un periodo posterior al PERTE Chip, enfocado a la consolidación y fortalecimiento de las capacidades españolas industriales y de I+D en microelectrónica y semiconductores y ligado a las siguientes perspectivas financieras de la UE.
Se pretende, en esta segunda fase, consolidar una oferta formativa estable y continuada que pueda adaptarse de forma continua a las necesidades de los sectores públicos y privados tanto en el contenido como en el número de personas a formar.

En resumen, se ha pretendido analizar y desarrollar la actuación prevista relativa a las necesidades de disponer de personal formado en microelectrónica y semiconductores en España a corto, medio y largo plazo (más allá de las necesidades que se deriven de los proyectos y actuaciones del PERTE Chip).

Asimismo, el Grupo de Trabajo es consciente de las **crecientes dificultades para atraer y retener profesionales especializados tanto en el sector público como en el privado** en unas tecnologías en las que la demanda seguirá creciendo fuertemente en los próximos años tanto en Europa como en el resto del mundo. Debido a ello, las necesidades derivadas del fenómeno de **rotación de personal** hacia entidades situadas fuera de España serán elevadas y, aunque no se hayan estimado cuantitativamente en este documento, sí puede considerarse, de forma cualitativa, que incrementarán las estimaciones de personal formado.

Las dificultades previsibles a las que el sistema formativo español se enfrentará para cubrir las necesidades manifestadas hará necesario contemplar medidas, al menos a corto plazo, que faciliten la **atracción a España de especialistas en microelectrónica y semiconductores formados en otros países**, españoles o no, aunque ello implique implementar procesos de actualización de sus conocimientos para adecuarlos a las necesidades en España, con el objetivo de que el ecosistema herede el conocimiento que aporten durante su estancia profesional en nuestro país.

2.3 Implicación efectiva del sector empresarial

La estrategia formativa contenida en esta propuesta se ha elaborado de manera colaborativa con la participación de una representación del sector empresarial representado por AMETIC, con el fin de **asegurar que la oferta educativa se ajuste a las necesidades reales del ecosistema** y, por tanto, no esté exclusivamente condicionada por las visiones del sistema educativo, ni tampoco por los deseos de las empresas sin tener en cuenta la situación y limitaciones de la infraestructura y recursos humanos disponibles en el sistema educativo.

Asimismo, **se considera necesario que la implementación de la propuesta formativa se realice en estrecha colaboración entre ambas partes** sin que ello implique la necesidad de abordar necesidades formativas concretas de una empresa determinada que deberá satisfacerse, en su caso, mediante acuerdos bilaterales con los centros educativos que se impliquen en ella y, en su caso, con los proveedores de herramientas y procesos específicos como se ha indicado anteriormente.

Esta colaboración en los procesos formativos puede articularse con empresas españolas relacionadas con el diseño, fabricación y uso de semiconductores y circuitos integrados, aunque el planteamiento debe hacerse pensando en empresas que no necesariamente estén implicadas en las actividades financiadas por el PERTE Chip o el IPCEI, sino también en otros PERTE o en actuaciones en el contexto comunitario como la ESA (Agencia Europea del Espacio) o la EDA (Agencia Europea de Defensa), que requieran de personal formado en microelectrónica.

Aunque los contenidos temáticos formativos son solicitados para todo tipo de empresas, en los procesos de ejecución se debe prestar especial atención a las necesidades financieras de las PYMES y de las start-ups de base tecnológica, con objeto de permitirles disponer del personal formado necesario para facilitar su crecimiento y escalado a nivel nacional e internacional.

Desde el punto de vista formativo, en documento se ha prestado una atención preferente a las necesidades de personal especializado de las empresas relacionadas con el desarrollo hardware y su software embarcado (firmware - FW asociado), subsector en el que España posee un número reducido de empresas, incluyendo la generación de start-ups. El objetivo específico en este tipo de empresas es reducir las barreras de entrada para atraer y retener talento y evitar la deslocalización de ingenieros, con el fin de mantener bases críticas dado que un porcentaje elevado se ha dedicado al desarrollo de software.

Como **objetivo esencial del plan de formación** descrito en este documento, la implicación del sector empresarial puede adoptar diversas formas entre las que se enumeran seguidamente:

- Participación en el **diseño de la oferta formativa** asegurando que los contenidos correspondan a necesidades reales de personal especializado a corto, medio y largo plazo en función de tipo y nivel formativo

- Participación en la **impartición del contenido curricular** en las condiciones establecidas por la legislación y por las universidades y centros de formación profesional dependiendo de cada titulación o curso de postgrado concreto
- Participación en la **realización de prácticas curriculares** para alumnos de determinadas titulaciones en instalaciones industriales
- La **tutorización de trabajos de fin de grado o de máster** por parte de expertos industriales realizados en colaboración con las universidades
- La participación en **programas de doctorado industrial**, así como en su fomento
- La concesión de **becas de estudio** a alumnos de másteres y títulos propios con especial atención al personal de sus propias plantillas
- La financiación de **programas de formación orientados a necesidades concretas de una empresa** mediante acuerdos bilaterales con centros educativos

El Grupo de Trabajo es consciente de que estas modalidades de interacción entre el sector público y el privado suponen, no sólo la necesidad de contar con los recursos económicos suficientes, sino también promover un **cambio de mentalidad por ambas partes** que permita consolidar la cooperación entre ambos sectores a largo plazo.

2.4 Flexibilidad para amoldar la formación a necesidades cambiantes

El Grupo de Trabajo es consciente de que el ámbito de la tecnología y diseño microelectrónico y de semiconductores se encuentra sometido a **procesos de innovación continua**, algunos de ellos disruptivos, que afecta al tipo de materiales empleados, a los procesos de fabricación, a las arquitecturas de los circuitos integrados, a las herramientas de modelado, simulación, prueba, etc. que, desde el punto de vista de los empleadores, deberían ser incorporados progresivamente en los procesos formativos para poder atender a necesidades concretas de proyectos y de los planes estratégicos tecnológicos de las empresas.

Dada la evolución continua antes descrita, se ha pretendido encontrar un **equilibrio entre la formación en conceptos de microelectrónica y semiconductores asentados desde el punto de vista académico y la formación puntual en otros temas emergentes**. Dicho con otras palabras, el objetivo formativo contemplado en el presente documento es el de tender a cubrir los conceptos básicos requeridos para desarrollar una actividad de diseño y fabricación de dispositivos y sistemas microelectrónicos sin cubrir necesidades muy concretas en tecnologías emergentes que pueden no consolidarse y que, en todo caso, estarían ligadas a una formación vinculada a la investigación, como pueden ser los programas de doctorado.

Debido a ello, **el presente documento no aborda los contenidos específicos formativos en programas de doctorado** (industriales o no) que pueden ser contemplados en seminarios que enmarquen el desarrollo de tesis doctoral, en necesidades formativas muy específicas derivadas de la ejecución de proyectos de I+D por la industria o en programas nacionales e internacionales de I+D que pueden requerir el concurso de proveedores internacionales especializados.

En resumen, **las necesidades de personal especializado en microelectrónica deben considerarse de forma dinámica** en función de las actuaciones que, finalmente, puedan llevarse a cabo en España como desarrollo del PERTE Chip y del IPCEI europeo y en las dos fases temporales indicadas anteriormente, así como en las necesidades procedentes de aquellos programas tecnológicos en sectores verticales en España o en la UE que así lo requieran.

2.5 Estimación de necesidades de personal formado en microelectrónica

El presente documento ha realizado una primera **estimación del personal especializado requerido** para cada tipo y nivel de actuación formativa en base a la información recabada por los miembros del Grupo de Trabajo y teniendo en cuenta las diversas encuestas realizadas por AMETIC al ecosistema industrial español.

Esta estimación se ha elaborado cuantificando las **necesidades de niveles formativos desde la formación profesional de grado superior hasta los estudios de doctorado**, así como desde el punto de vista temático en tecnologías de semiconductores y diseño microelectrónico.

El Grupo de Trabajo, consciente de la imposibilidad de obtener un número concreto de personas a formar a lo largo del tiempo, optó por dibujar rangos que reflejan, de forma más realista, lo necesario y lo posible en función de dos escenarios, optimista (máximos) o pesimista (mínimos), que pueden producirse en los próximos años y que están fuera del margen de maniobra de las entidades con responsabilidades formativas.

Seguidamente, se presentan dos tablas resumen con **estimaciones para un escenario considerado de máximos y otro de mínimos**. Se proporcionan los datos de los ingenieros de cada especialidad partiendo de la realidad sectorial de 2022; los que se estiman necesarios dentro de 1 año (comienzo de 2024), adicionales a los de 2022, y la previsión para 3-5 años (2026-2028), adicionales a los de 2022. Para la confección de las tablas se han tenido en cuenta las necesidades de personal manifestadas, a través de la encuesta de AMETIC de diciembre de 2022, por 82 entidades *fabless*, *foundries* e *IDM* (supone prácticamente un 95 % de la población de empresas implicadas en el diseño y fabricación microelectrónico en España).

2.5.1 Personal requerido por la industria de microelectrónica

Las tablas obtenidas de la encuesta de AMETIC se presentan como la especialidad técnica de los ingenieros que necesitan las empresas. La encuesta ha preguntado por las diferentes especialidades de diseño microelectrónico (digital, analógico, dispositivos, etc.) e ingenieros de sistemas (comunicaciones, ciberseguridad, etc.).

- **Tabla 1: Necesidades de recursos humanos en diseño en microelectrónica** (ingenieros de diseño especializados en el flujo de diseño microelectrónico)

| | 2022 | | 2024 (Previsión) | | 2026-2028 (Prev 3-5 años) | |
|---|------------|-------------|---------------------|-------------|------------------------------|-------------|
| | Min | Max | Min | Max | Min | Max |
| Diseñadores de sistema (arquitectura del chip, partición Hw/Sw, algorítmica, DSP, etc.) | 45 | 135 | 38 | 110 | 124 | 260 |
| Diseñadores de flujo diseño digital | 46 | 130 | 50 | 130 | 127 | 285 |
| Diseñadores procesadores y memorias embeded | 13 | 45 | 20 | 60 | 72 | 145 |
| Diseñadores analógicos | 69 | 165 | 46 | 110 | 97 | 225 |
| Diseñadores RF y MMIC | 13 | 45 | 29 | 85 | 71 | 155 |
| Diseñadores diseño físico (P&R) | 39 | 115 | 34 | 90 | 77 | 175 |
| Diseñadores dispositivos (Layout) | 46 | 130 | 22 | 70 | 63 | 163 |
| Ingenieros de estándares | 4 | 20 | 4 | 20 | 34 | 90 |
| Ingenieros de Firmware | 39 | 135 | 30 | 90 | 100 | 230 |
| Ingenieros de Software | 64 | 160 | 52 | 130 | 120 | 270 |
| Ingenieros de test | 31 | 95 | 39 | 105 | 100 | 230 |
| Ingenieros de calidad/fiabilidad | 19 | 65 | 20 | 60 | 77 | 175 |
| Ingenieros de packaging (Chiplet, etc.) | 7 | 35 | 15 | 55 | 74 | 160 |
| Diseñadores de MEMs y sensores | 11 | 35 | 6 | 30 | 54 | 120 |
| Tecnólogos | 12 | 40 | 18 | 70 | 53 | 125 |
| Diseñadores fotónica integrada | 19 | 55 | 6 | 30 | 55 | 105 |
| Diseñadores PCB | 24 | 100 | 15 | 75 | 66 | 150 |
| Total | 501 | 1505 | 444 | 1320 | 1364 | 3063 |

Fuente propia: Datos recabados de la Encuesta para el Mapeo del ecosistema español de Microelectrónica de AMETIC, realizada en diciembre de 2022.

- **Tabla 2. Necesidades de recursos humanos de microelectrónica en diseño de sistemas** (ingenieros con conocimientos de los sistemas a integrar en el chip, los especificadores del sistema y arquitectos del mismo)

| | 2022 | | 2024 (Previsión) | | 2026-2028 (Prev 3-5 años) | |
|---|-------------|-------------|---------------------|------------|------------------------------|-------------|
| | Min | Max | Min | Max | Min | Max |
| Ingenieros de sistemas con conocimientos en comunicaciones inalámbricas (5G, 6G, WiFi, etc) | 160 | 200 | 27 | 85 | 151 | 225 |
| Ingenieros de sistemas con conocimientos en comunicaciones ópticas y sistemas fotónicos | 156 | 230 | 51 | 125 | 89 | 195 |
| Ingenieros de sistemas con conocimientos en Machine Learning (Deep Learning) e IA | 177 | 275 | 50 | 130 | 152 | 220 |
| Ingenieros de sistemas con conocimientos en IoT | 136 | 180 | 31 | 85 | 96 | 160 |
| Ingenieros de sistemas con conocimientos en ciberseguridad | 125 | 165 | 28 | 80 | 103 | 175 |
| Ingenieros de sistemas con conocimientos en redes de comunicaciones | 195 | 255 | 36 | 120 | 150 | 230 |
| Ingenieros de sistemas con conocimientos en automoción (vehículo conectado) | 127 | 175 | 13 | 45 | 76 | 130 |
| Ingenieros de sistemas con conocimientos de robótica e Industria conectada 4.0 | 125 | 175 | 24 | 60 | 96 | 170 |
| Ingenieros de sistemas especialistas en bioingeniería | 47 | 95 | 5 | 25 | 71 | 95 |
| Ingenieros de sistemas con conocimientos de aeroespacial | 37 | 85 | 7 | 35 | 75 | 115 |
| Otros | 14 | 40 | 9 | 25 | 9 | 25 |
| Total | 1299 | 1875 | 281 | 815 | 1068 | 1740 |

Fuente propia: Datos recabados de la Encuesta para el Mapeo del ecosistema español de Microelectrónica de AMETIC, realizada en diciembre de 2022.

De los datos contenidos en las dos tablas presentadas, es posible extraer un **conjunto de conclusiones centradas en el análisis del escenario de mínimos**.

- Las diferencias entre las cifras presentadas de los escenarios de mínimos y de máximos son muy elevadas, por lo que parece prudente atender al escenario de mínimos que asegura una cierta confianza en que las personas formadas tendrán acomodo
- Teniendo en cuenta la previsión para 2024, las necesidades totales de ingenieros de diseño especializados en el flujo de diseño microelectrónico fluctúan entre los 444 y 1320 adicionales a las actuales
- Teniendo en cuenta la previsión para 2024, las necesidades totales de ingenieros con conocimientos de los sistemas a integrar en el chip, los especificadores del sistema y arquitectos del mismo fluctúan entre los 281 y 815 adicionales a las actuales
- Demandas elevadas para 2024
 - Ingenieros de software adicionales (mínimo 82 y máximo 220)
 - Ingenieros de sistemas con conocimientos en comunicaciones ópticas y sistemas fotónicos (mínimo 51 y máximo 125)
- Demandas débiles para 2024
 - Ingenieros de estándares (mínimo 4 y máximo 20)
 - Ingenieros de sistemas especialistas en bioingeniería (mínimo 5 y máximo 25)
- La interacción formativa con el PERTE de Vehículo conectado y del PERTE Aeroespacial se han incluido en la segunda tabla con cifras muy modestas para 2024 (13-45 y 7-35 respectivamente)
- Las previsiones para 2028 son muy elevadas incluso en el escenario de mínimo y, en caso de concretarse, dificultarán una formación práctica realista, con el riesgo de primar escenarios formativos basados en simulación

Además, estas estimaciones están subordinadas a un contexto de desarrollo económico y tecnológico expuesto a incertidumbres geopolíticas globales que en los próximos años afectará al desarrollo del sector de microelectrónica y a las necesidades de personal formado.

El Grupo de Trabajo considera que las cifras de formación anual indicadas bajarán una vez se haya satisfecho la demanda embalsada que pueda existir actualmente y las empresas hayan cubierto sus necesidades iniciales de personal especializado, aun teniendo en cuenta fenómenos moderados de **rotación anual con salida de personal a otros países en el entorno de 10 a 15%**. La creación de programas de apoyo al sector de la microelectrónica y semiconductores en otros países puede hacer crecer estos porcentajes de rotación en el entorno del 15 al 18%. Probablemente, las necesidades disminuirían en la Fase 2, a partir de 2028, al haberse cubierto las necesidades iniciales.

En todo caso, es muy importante incluir en las estimaciones no solo las derivadas de la incorporación de nuevo personal sino también las **necesidades de actualización de conocimientos del personal de plantilla ya existente tanto en el tejido empresarial como en el sistema público**.

Atendiendo a los valores mínimos del personal existente en el sistema privado en 2022, de alrededor de 1.800 (501+1299) personas, sería razonable pensar que **un 20%, es decir, unas 360 personas, deberían incorporarse anualmente a programas de formación de corta duración (de 3 a 4 semanas)**, algunas de ellas procedentes de otros sectores en la misma empresa. **De esta manera, en cinco años, se puede llevar a cabo una actualización total de los conocimientos necesarios del personal de plantilla.**

Recurrir a los programas de SEPE-FP es un ejemplo que puede seguirse y extenderse. En opinión de las empresas participantes, es necesario que la Administración también financie cursos de especialización impartidos por empresas internacionales muy especializadas, y no sólo por empresas españolas que, aunque son las que cumplen los requisitos exigidos por la regulación, no disponen del conocimiento especializado requerido en determinadas tecnologías y herramientas.

Un factor adicional que debe tenerse en cuenta es la actual **tendencia a abandonar la actividad en una empresa española para trabajar desde España para una empresa ubicada en otro país**. En este sentido, es encomiable el esfuerzo legislativo que se ha realizado a finales de 2022 para apoyar la creación de start-ups y crear un **entorno apropiado para los denominados “nómadas digitales”**. Sin embargo, la mayor parte de las medidas contempladas son aplicables a start-ups focalizadas en la generación de productos y servicios software en plazos muy cortos, que no es el ámbito natural de las start-ups en el entorno de la microelectrónica.

La posibilidad de trabajar desde España para empresas de otros países con sueldos mucho más elevados de los aquí habituales puede desincentivar la vinculación laboral de los trabajadores con empresas radicadas en España haciendo, en el contexto del presente informe, más difícil cubrir las necesidades. **No es posible cuantificar este fenómeno actualmente, pero el Grupo de Trabajo considera necesario monitorizarlo en el futuro y, en su caso, determinar su impacto en la estimación cuantitativa de las necesidades de personal especializado.**

Por estos motivos, este proceso deberá complementarse con la **captación de españoles formados y trabajando en el exterior, y también captar referentes internacionales y talento extranjero** para que se incorporen a las empresas de diseño o fabricación en España simplificando los trámites de visados y permisos de trabajo.

2.5.2 Estimaciones de personal requerido en microelectrónica y semiconductores

En una sección previa se ha comentado la indefinición actual de las inversiones que el PERTE Chip va a realizar, sobre todo, en cuanto a la tecnología de fabricación de dispositivos semiconductores. La evolución de esta decisión condiciona, obviamente, el plan de formación.

El hecho de atraer a España una empresa de fabricación (*foundry*) de dispositivos semiconductores es un parámetro decisivo en la previsión de personal formado, ya que las necesidades derivadas de su instalación dimensionarán los recursos necesarios en una dirección u otra en función del tipo de perfil demandado por la industria y el tipo de tecnología empleada. Este mismo problema surge con la posible instalación en España de algún centro de investigación con posibilidades de desarrollo de prototipos avanzados de dispositivos microelectrónicos, como IMEC (Bélgica) o ITRI (Taiwán), en cuyo caso también requerirían de personal especializado en procesos de fabricación, prueba y encapsulado.

Lo que sí parece necesario, en todo caso, es **asegurar en España los recursos humanos mínimos suficientes para permitir el incremento cuantitativo de la formación y, si fuera necesario, apoyar la decisión de empresas multinacionales en sus inversiones en nuestro territorio.**

Para estimar las necesidades de los profesionales descritos en las tablas anteriores, y contemplando los dos escenarios posibles (con o sin una *foundry*), se incluyen las siguientes **tablas que cuantifican los valores de porcentaje de plantilla dedicada a distintas tareas de diseño microelectrónico, el número de organizaciones y su tamaño para los diferentes niveles formativos.** Como se podrá observar, La Tabla 3 no contempla la instalación de *foundries* y la Tabla 4 sí la contempla. En este segundo caso, se trata de un escenario supuesto, a modo de reflexión, puesto que las necesidades reales dependerán del tamaño, tecnología y porcentaje de personal propio que se instale en España.

• **Tabla 3: Estimación de personal requerido en microelectrónica. Caso sin *foundry***

| | Nº Min Empresas Fables | Nº Max Empresas Fables | Nº Medio Empleados | Total Min | Total Max | DISEÑO (%) | TECNO (%) | FP (% DISEÑO) | | FP (% TECNOL) | | GRADO (% DISEÑO) | | GRADO (% TECNOL) | | MASTER (% DISEÑO) | | MASTER (% TECNOL) | | DOCTOR (% DISEÑO) | | DOCTOR (% TECNOL) | |
|--------------|------------------------|------------------------|--------------------|-----------|-----------|------------|-----------|---------------|------------|---------------|----------|------------------|-------------|------------------|-----------|-------------------|------------|-------------------|-----------|-------------------|------------|-------------------|----------|
| | | | | | | | | 10% | 10% | 0% | 0% | 40% | 40% | 50% | 50% | 30% | 30% | 40% | 40% | 20% | 20% | 10% | 10% |
| | | | | | | | | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max |
| PE | 15 | 45 | 10 | 150 | 450 | 100% | 0 | 0 | 0 | 0 | 60 | 180 | 0 | 0 | 60 | 180 | 0 | 0 | 30 | 90 | 0 | 0 | |
| ME | 4 | 6 | 100 | 400 | 600 | 95% | 0,05 | 38 | 57 | 0 | 0 | 152 | 228 | 10 | 15 | 114 | 171 | 8 | 12 | 76 | 114 | 2 | 3 |
| GE | 2 | 4 | 400 | 800 | 1600 | 98% | 0,02 | 78 | 157 | 0 | 0 | 314 | 627 | 8 | 16 | 235 | 470 | 6 | 13 | 157 | 314 | 2 | 3 |
| OPIs | 5 | 10 | 15 | 75 | 150 | 70% | 0,3 | 5 | 11 | 0 | 0 | 21 | 42 | 11 | 23 | 16 | 32 | 9 | 18 | 11 | 21 | 2 | 5 |
| Total | | | | | | | | 116 | 214 | 0 | 0 | 526 | 1035 | 18 | 31 | 409 | 821 | 14 | 25 | 263 | 518 | 4 | 6 |

| TOTAL s/ foundry | DISEÑO | TECNOL. |
|------------------|--------|---------|
| MIN | 1314 | 36 |
| MAX | 2588 | 62 |

Fuente propia: Datos recabados por los miembros del Grupo de Trabajo Industria – Academia. Diciembre de 2022.

• **Tabla 4: Estimación de personal requerido en microelectrónica. Caso con *foundry*:**

| | Min Fab | Max Fab | Nº Medio Empleados | Total Min | Total Max | DISEÑO (%) | TECNO (%) | FP (% DISEÑO) | | FP (% TECNOL) | | GRADO (% DISEÑO) | | GRADO (% TECNOL) | | MASTER (% DISEÑO) | | MASTER (% TECNOL) | | DOCTOR (% DISEÑO) | | DOCTOR (% TECNOL) | | |
|--------------|----------|----------|--------------------|-------------|-----------|------------|------------|---------------|-----------|---------------|------------|------------------|----------|------------------|------------|-------------------|----------|-------------------|------------|-------------------|----------|-------------------|------------|------------|
| | | | | | | | | 10% | 10% | 40% | 40% | 40% | 40% | 25% | 25% | 50% | 50% | 25% | 25% | 0% | 0% | 10% | 10% | |
| | | | | | | | | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min | Max | Min |
| PE | 2 | 10 | 20 | 40 | 200 | 10% | 0,9 | 1 | 2 | 5 | 38 | 2 | 8 | 11 | 54 | 2 | 10 | 11 | 54 | 0 | 0 | 8 | 36 | |
| ME | 2 | 5 | 100 | 200 | 500 | 5% | 0,95 | 1 | 3 | 76 | 191 | 4 | 10 | 48 | 119 | 5 | 13 | 48 | 119 | 0 | 0 | 19 | 48 | |
| GE | 1 | 2 | 1000 | 1000 | 2000 | 2% | 0,98 | 2 | 4 | 394 | 788 | 8 | 16 | 245 | 490 | 10 | 20 | 245 | 490 | 0 | 0 | 98 | 196 | |
| OPIs | 5 | 10 | 15 | 75 | 150 | 70% | 0,3 | 5 | 11 | 0 | 0 | 21 | 42 | 11 | 23 | 16 | 32 | 9 | 18 | 11 | 21 | 2 | 5 | |
| Total | 4 | 9 | 475 | 1017 | 14 | 34 | 304 | 663 | 17 | 43 | 304 | 663 | 0 | 0 | 125 | 280 | 0 | 0 | 125 | 280 | 0 | 0 | 125 | 280 |

| TOTAL c/ foundry | DISEÑO | TECNOL. |
|------------------|--------|---------|
| MIN | 35 | 1208 |
| MAX | 86 | 2623 |

Fuente propia: Datos recabados por los miembros del Grupo de Trabajo Industria – Academia. Diciembre de 2022.

Como se puede observar, las Tablas 3 y 4 discriminan entre personal dedicado a diseño y personal dedicado a tecnología, teniendo en cuenta los dos escenarios mencionados.

- El bloque de datos dispuesto se ordena en horquillas de máximos y mínimos en todos los parámetros.

- La primera columna (PE, ME, GE, OPIs): segmenta los datos en función del tamaño de las empresas, pequeñas, medianas y grandes, que también incluye centros tecnológicos.
- La fila denominada **OPIs** incluye a universidades, centros de investigación públicos, organismos públicos de investigación, centros formativos de formación profesional y las necesidades en las propias administraciones públicas. En este apartado OPIs, el Grupo de Trabajo estima que la distribución sería: **1/3 sector público y 2/3 sector privado**.

| TOTAL (+OPIs) | DISEÑO | TECNOLOGÍA |
|---------------|--------|------------|
| MIN | 1402 | 1266 |
| MAX | 2780 | 2731 |

Fuente propia: Datos recabados por los miembros del Grupo de Trabajo Industria – Academia. Diciembre de 2022.

Si se comparan estas Tablas 3 y 4 sobre las “**Estimaciones detalladas para diseño microelectrónico**” con la Tabla 2 sobre “**Necesidades de recursos humanos de microelectrónica en diseño de sistemas**”, que reflejan los datos de las respuestas ofrecidas por el tejido empresarial respecto a las necesidades previstas de personal para un horizonte temporal de corto y medio plazo, se puede constatar que las estimaciones realizadas por el Grupo de Trabajo coinciden, en gran medida, con las respuestas obtenidas de las empresas.

Además, debe tenerse en cuenta que, en el caso de **las necesidades** iniciales, muy elevadas por el comienzo de múltiples proyectos en el periodo 2023-2024, **estas no podrán cubrirse con el personal formado en el presente plan**, fundamentalmente, egresados de titulaciones oficiales cuya puesta en marcha y ejecución puede dilatarse. Por este motivo, deberá realizarse un esfuerzo para poder iniciar las actividades contenidas en el presente plan formativo del PERTE Chip lo antes posible.

Además, el Grupo de Trabajo considera indispensable que se lleve a cabo un análisis de las necesidades de formación en **usuarios avanzados de microelectrónica que resulten de la ejecución de otros PERTES**, como los de energía, aeroespacial, automoción, salud, etc. En todos ellos, la microelectrónica jugará un papel fundamental en su sostenibilidad y disponer de especialistas en el diseño de circuitos integrados será también una necesidad en sus respectivos planes de formación. Atención especial merece la **formación en microelectrónica y semiconductores en aquellos sectores industriales que pueden garantizar nuestra futura soberanía tecnológica**, como es el caso de algunas tecnologías emergentes como la tecnología cuántica, la neurotecnología o la biología sintética o, por poner un ejemplo de tecnología más madura, la energía solar fotovoltaica (concretamente, en el diseño y fabricación de células solares), entre otros. De hecho, en muchos de los ámbitos industriales relevantes para España los materiales y los procesos son similares a los de la microelectrónica y pueden encuadrarse en la formación de tecnología de semiconductores del PERTE Chip.

Finalmente, **las condiciones laborales, no solo salariales, tanto en el sector público como en el privado influirán también en la retención de este personal formado**. El porcentaje de personas que deciden tras su proceso formativo o poco después continuar su desarrollo profesional en otros países también influirá en que la reducción indicada en la segunda parte del periodo sea menos profunda.

Es importante remarcar el **importante gap salarial** que existe entre el personal cualificado de nuestro país, comparado con nuestros vecinos europeos en ciertas áreas de conocimiento. Esto hace difícil tanto recuperar el talento que marchó a terceros países para mejorar su poder adquisitivo como retener el actual talento que está saliendo de las universidades o centros de investigación / tecnológicos.

A modo de ejemplo, existen **programas de recuperación de talento**, cómo podría ser los programas ICREA, donde se pretende recuperar investigadores seniors españoles que residen en terceros países, con la idea de crear centros propios españoles liderados por ellos con un sueldo y un equipo a la altura de las expectativas.

Otro ejemplo a destacar es el **programa de retención de talento y creación de startups de alto impacto creado por el gobierno de Canadá** en el que, para fomentar la competitividad de

las empresas que adquieren ciertos perfiles, la empresa se hace cargo de 1/3 del sueldo y el estado de 2/3 partes del mismo durante un periodo máximo de 5 años, pudiendo así la empresa ofrecer salarios muy por encima de mercado que evitan que ciertas personas estratégicas acaben contratadas por terceras empresas / multinacionales o terceros países.

Aunque sus consecuencias exceden el ámbito abordado en el presente informe, el Grupo de Trabajo invita a las administraciones públicas españolas a analizar programas emprendidos por algunos países para asumir desde la Administración el gap salarial de forma temporal y a reflexionar sobre su posible aplicación en el contexto español en el marco de la UE.

3 DESCRIPCIÓN DE LAS TEMÁTICAS FORMATIVAS REQUERIDAS

Para cubrir los objetivos del PERTE de microelectrónica y semiconductores es necesario tener una idea del **contenido de alto nivel de posibles módulos formativos** con objeto de facilitar el análisis de su adecuación por el tejido productivo y para planificar todos los procesos implicados por parte de las universidades y los centros formativos de FP.

No se considera posible ni deseable, dada la incertidumbre de la inversión prevista, realizar una descripción detallada y precisa de los módulos formativos que, en todo caso, corresponde realizar a las universidades en su proceso formal de aprobación y remisión a la ANECA en caso de titulaciones oficiales de grado o máster, o a las CCAA y al Ministerio de Educación y Formación Profesional sobre nuevos módulos de ciclo superior de formación profesional.

Por este motivo, los contenidos aquí descritos en el ámbito universitario no se han estructurado en programas formativos concretos de grado o máster que, por otro lado, ya están siendo abordados por distintas universidades en todo el territorio nacional. De acuerdo con lo anterior, la presente versión del documento indica solo los **grandes bloques o áreas temáticas posibles**, teniendo en cuenta los siguientes elementos de partida:

- **Enfoque realista** ajustado a actuaciones que previsiblemente se van a realizar en España, con el fin de asegurar el mayor índice de empleabilidad posible de las personas formadas
- Búsqueda de la mayor **sinergia posible con actuaciones de formación ya existentes en este ámbito** en España, con objeto de reducir los plazos de su puesta en marcha
- Aprovechamiento de las capacidades de formación existentes, como el uso del material educativo que ya dispone **Europractice** para sus socios y posibilidad de llegar a un acuerdo para su empleo **simplificando el acceso a fabricación de chips** para educación e investigación mediante Europractice¹.
- Evolución de las temáticas cubiertas en el IPCEI de microelectrónica y en el "SRC Interim Microelectronics and Advanced Packaging Technologies Roadmap MAPT" de marzo de 2023²
- Aprovechamiento de la nueva **tendencia global en hardware abierto** que tiene diferentes vertientes como son:
 - La oferta de acceso gratuito a la fabricación de chips de silicio (eFabless Open MPW Program, patrocinado por Google con 7 ediciones realizadas en tecnología CMOS de 130nm. de Skywater y las anunciadas con GlobalFoundries de 180nm)

¹ Son bien conocidas por los grupos académicos que fabrican chips a través de Europractice las dificultades administrativas que plantea la Ley de Contratos del Sector Público para fabricar chips de importe superior a 15.000 €. Habida cuenta de que Europractice fue creado con el objetivo explícito de facilitar el acceso a chips a las instituciones académicas y que cuenta con financiación de la UE, sería muy importante incluir una excepción a dicha Ley para facilitar la fabricación de chips a través de Europractice ya que las trabas actuales hacen muy complicada (y a veces imposible) la tramitación, lo que perjudica el desarrollo de chips de alta tecnología.

² <https://www.businesswire.com/news/home/20230301005212/en/SRC-Publishes-Interim-Microelectronics-and-Advanced-Packaging-Technologies-Roadmap-Seeks-Public-Comments>

- La oferta de herramientas gratuitas de código abierto para el diseño digital de back-end (por ejemplo, OpenLane y OpenRoad),
- Los PDks, Bibliotecas y componentes virtuales portables y sintetizables para diversas tecnologías (github, opencores)
- El ISA abierto libre de royalties para RISC-V, con muchos recursos de implementación diferenciados (por ejemplo, código HDL HW, recursos de SW y OS, prototipos y plataformas de implementación)

Con el fin de alimentar el proceso de definición, el Grupo de Trabajo puso en marcha **dos subgrupos en los ámbitos de la tecnología y del diseño de circuitos integrados**, con el fin de detallar los contenidos formativos y su adecuación a las áreas prioritarias explicitadas en el Anexo 2 procedentes del IPCEI europeo. En todo caso, la descripción en detalle de los contenidos temáticos, sometida a un proceso de actualización continua, se ha incluido en el Anexo 3 a este documento y en el Anexo 4 en el caso de formación profesional.

3.1 Propuesta de formación en diseño microelectrónico ³

Por un lado, el **Grupo reducido de diseño microelectrónico** considera la identificación conjunta con las empresas del sector de aquellos **conocimientos clave que la industria estima requerir en cada ámbito estratégico del diseño a corto y medio plazo**, identificando los conocimientos más utilizados y transversales posibles para abordar su formación de manera realista.

Por tanto, la presente propuesta de formación **considera como objetivo prioritario a las entidades *fabless* de diseño de electrónica integrada, no discreta, así como a las de lógica programable** y a otras disciplinas que se mencionan más adelante en el documento.

La industria de diseño se basa en el producto-diseño, el circuito integrado definido por su layout. Estos layouts se certifican o registran como IP al modo de copyright. Es esencial esta capacidad de diseño de IC layouts, tanto en analógicos y mixed signal como en RFIC y MMIC como en digital. El déficit de diseño en España es mayor en diseño de layouts de IC y ASIC que en diseño basado en FPGA, por lo que recuperar y acrecentar la capacidad de diseño final del layout para el tapeout del circuito es prioritario.

Por otro lado, el **Grupo reducido de diseño** considera que el PERTE Chip debe incluir **diseños integrados únicamente**. Desde este punto de vista, se considera la **electrónica discreta como una disciplina más generalista**, abordando este PERTE una formación de carácter más específico en el sentido de integración similar al “VLSI” en tecnologías CMOS en sus diversas variantes (diseño IC analógico y mixto, digital, alta potencia, ultra bajo consumo, system on chip (SoC), system on chip multiprocesador (MPSoC) homogéneos y heterogéneos, componentes virtuales, verificación, alta frecuencia y sus combinaciones o derivados, firmware...).

Las competencias necesarias para los egresados **deben adaptarse al nivel formativo** considerado (FP, grado, máster, doctorado) y **al ámbito temático** abordado en el proceso formativo (diseño microelectrónico, fabricación de semiconductores (o en un ámbito temático mucho más ligado a una tecnología o herramientas concretas). Por este motivo, no es posible generar una única lista de competencias posible.

Sí será necesario elaborar en detalle las competencias para el diseño de una oferta formativa específica con su correspondencia en créditos europeos (ECTS) que no es el objeto del presente documento. Las competencias aquí incluidas se han realizado de forma genérica, por lo tanto, todas ellas pueden subdividirse o detallarse.

Además, las competencias genéricas identificadas pueden aplicarse a diversos **dominios verticales** como los que se indican posteriormente en el presente documento (desde el sector aeroespacial al de la biomedicina, entre otros). Para cada uno de ellos se requerirá alcanzar

³ Para abordar la temática de formación relacionada con el diseño en microelectrónica, por un lado, y con la tecnología en microelectrónica, por otro lado, el Grupo de Trabajo Industria - Academia creó dos subgrupos reducidos para realizar las discusiones y reflexiones pertinentes de forma ágil.

competencias relativas al conocimiento del sector y a la forma en que la microelectrónica y la tecnología de semiconductores puedan abordar algunos de los retos propios del sector.

A modo de ejemplo, y desde la perspectiva de las **competencias necesarias para los egresados formados para diseño microelectrónico** en un nivel de máster universitario, se han considerado las siguientes capacidades (listado no excluyente):

- *Capacidad de diseñar circuitos integrados digitales, analógicos y mixtos*
- *Capacidad de diseñar y programar sistemas integrados en chip (SoC)*
- *Capacidad de diseñar sensores electroópticos en tecnologías CMOS e híbridas*
- *Capacidad de diseñar, depurar y programar sistemas integrados multiprocesador complejos*
- *Capacidad de generar el middleware y software de sistemas integrados adaptados a su arquitectura*
- *Capacidad de diseñar sistemas de comunicaciones cableadas, inalámbricas y ópticas*
- *Capacidad de diseñar, programar y validar circuitos y sistemas integrados de aplicación específica*
- *Capacidad de verificar y testear circuitos integrados utilizando diferentes tecnologías y herramientas.*
- *Capacidad de diseñar circuitos integrados monolíticos de alta frecuencia (MMIC)*
- *Capacidad de diseñar dispositivos y sistemas para gestión de potencia.*
- *Capacidad de diseñar circuitos fotónicos integrados.*
- *Capacidad de realizar el diseño físico, optimización y caracterización de materiales semiconductores y dispositivos para aplicaciones microelectrónicas integradas.*
- *Capacidad de diseñar sensores, transductores y circuitos de interfaz y acondicionamiento con tecnologías MEMs y otras adecuadas para la hibridación con CMOS.*
- *Capacidad de diseñar microsistemas integrados o híbridos y heterogéneos integrando circuitos de diferentes sustratos.*
- *Capacidad para incluir aspectos metodológicos y aspectos de ensamblaje y encapsulado de sistemas electrónicos y fotónicos, tanto monolíticos como heterogéneos, incluyendo integración vertical.*
- *Capacidad para integrarse con las competencias de proceso adecuadas en entornos de fabricación, testeo, ensamblaje y encapsulado donde se materialicen los diseños en las diferentes tecnologías contempladas*
- *Capacidad de monitorizar y realizar controles de calidad de los diferentes procesos de una secuencia de fabricación de semiconductores a través de distintos tipos de metrología (medidas eléctricas, ópticas, optoelectrónicas, etc.).*
- *Capacidad de gestionar y participar en procesos de calidad, fiabilidad y certificación*

Estas competencias deberán incorporarse a los contenidos formativos concretos, otorgando a cada una el peso en ECTS que cada universidad o grupo de universidades decida en función del nivel formativo abordado y la orientación concreta que se desee dar a la formación.

Aspectos de formación considerados:

- Diseño analógico y digital de bajo nivel y PDKs.
- Lenguajes y herramientas de especificación, síntesis y verificación de alto nivel (HW y sistema).
- Metodologías y herramientas de test y caracterización.
- Metodologías y herramientas de prototipado, prueba y encapsulado.
- Arquitecturas de procesado y computación digital.
- Diseño, configuración y programación sistemas en chip (SoC).
- Diseño y producción de componentes virtuales.
- Comunicaciones mediante buses y redes en chip (NoC).
- Diseño, configuración y programación de sistemas MPSoC.
- Diseño de firmware y nociones de aseguramiento de la calidad.

Asimismo, el diseño real de la oferta formativa deberá **asegurar la coherencia con las tablas de necesidades manifestadas por las empresas** a partir de las encuestas realizadas por AMETIC y descritas en las páginas 20 y 21 del presente documento.

Para abarcar un mapa completo, es conveniente referirse a planes de estudios ya existentes y los específicos de ingeniería electrónica y sus especialidades en semiconductores y en diseño (ver Anexo 5 de oferta formativa que hace alusión a las titulaciones con más relevancia, a las titulaciones directamente relacionadas con diseño microelectrónico y a otras con formación más general o tangencial a cada disciplina).

La mayoría de los temas incluidos en esta propuesta para el PERTE Chip están cubiertos por los actuales programas académicos, aunque será necesario **reforzar una definición común de las bases de la industria de diseño de chips y de los procesos empleados comúnmente en ellos**. No obstante, falta dimensionar la importancia con el número de créditos o profundidad con la que se imparte cada tema, pues no todos son igual de relevantes para la industria.

También, el Grupo de Trabajo considera que, para abordar la formación necesaria para incorporar a la industria microelectrónica a alumnos provenientes de otras especialidades, no sería suficiente una pincelada en algún aspecto de microelectrónica, fotónica, etc. En todo caso, si se priorizara alguna acción, debería ser una **solución de contingencia** para potenciar alguna área específica en sectores verticales clave.

3.1.1 Reflexión sobre la relevancia de la formación alrededor de RISC V

La descripción de los contenidos de diseño microelectrónico efectuada previamente en la parte de "Diseño de microprocesadores" se ha realizado de manera genérica sin referirse a un procesador abierto concreto con conjunto de instrucciones reducidas ni al uso de herramientas específicas para ello. No obstante, el Grupo de Trabajo es consciente de la importancia que tiene RISC-V, ya mencionado en la propia memoria del PERTE Chip, y su utilidad potencial para muchas empresas españolas de diseño microelectrónico. Los contenidos educativos deben impartirse sobre una arquitectura concreta para que el alumno vea en detalle el funcionamiento de bajo nivel de una microarquitectura. RISC-V reúne una serie de características que lo hacen ideal para ser usado en el entorno educativo universitario español.

- Es open-source, lo que permite a las universidades y sus docentes a preparar materiales libremente sin tener que obtener licencia alguna
- Es extensible, lo que permite a las universidades y sus docentes a proponer a los alumnos que realicen modificaciones (pequeñas o grandes) para que entiendan el funcionamiento de la arquitectura
- Es de la familia RISC, con lo que es un excelente ejemplo de arquitecturas de la misma familia como MIPS, ARM, SPARC, OpenPower, etc. Dado que algunas industrias españolas seguirán usando la arquitectura cerrada y propietaria ARM, es relevante señalar que la similitud entre RISC-V y ARM es suficiente como para que los conocimientos adquiridos en RISC-V sean directamente transportables a un entorno ARM. Las necesidades de formación ligadas a titulaciones oficiales de las universidades pueden centrarse en formación en hardware abierto basado en RISC-V. No obstante, necesidades formativas requeridas por las empresas a corto plazo, básicamente en procesos de formación continua, podrán abordar formación, previos acuerdos específicos, en otras arquitecturas propietarias (p.ej. ARM) en la medida que respondan a necesidades de grupos de empresas
- Es una arquitectura sencilla, lo cual la hace muy indicada para entornos educativos.
- Es una arquitectura con muchos "subsets", lo que permite usar aquellos más sencillos para el entorno educativo.
- Es una arquitectura con muchos proyectos abiertos disponibles para ilustrar su funcionamiento.
- Es la arquitectura que la mayoría de las universidades punteras mundiales utilizan.

En todo caso, la realidad actual de las empresas de diseño microelectrónico en España sigue, y probablemente seguirán utilizando, soluciones propietarias (p.ej. ARM), por lo que una formación

especializada sobre estas seguirá siendo relevante. Debe señalarse, además, que los principios de funcionamiento tanto de ARM como RISC-V son similares, ya que se basan en arquitecturas RISC, por lo que los conceptos básicos de dichas arquitecturas son comunes.

3.2 Propuesta de formación de tecnologías de fabricación y procesado de semiconductores⁴

Por una parte, el Grupo de Trabajo considera aventurado especificar los contenidos detallados de la formación de tecnólogos sin conocer el tipo de foundry en la que van a trabajar, con qué nodo tecnológico, etc. especialmente en este momento en que está en proceso de negociación la posibilidad de construcción de alguna foundry en España o la ubicación de centros de investigación con capacidades de desarrollo de prototipos avanzados. Por otra parte, si como consecuencia de las iniciativas impulsadas por el PERTE Chip u otros se decidiera iniciar alguna tecnología completamente nueva (como computación o comunicaciones cuánticas), se deberían desarrollar titulaciones específicas desde el inicio o poner en marcha modificaciones muy sustanciales de las existentes. De producirse ese último caso, la responsabilidad de la decisión debería ser compartida entre industria y academia, pues las necesidades específicas no estarían definidas y el liderazgo de una parte no garantizaría su éxito.

La propuesta de este documento se ha basado en la información recabada de las necesidades reales de formación a medio y largo plazo. En este sentido, **la formación en tecnología de fabricación y procesado de semiconductores será necesaria, tanto desde el punto de vista teórico como mayoritariamente práctico, con independencia del nodo tecnológico.** En particular, será preciso proporcionar entrenamiento en el mantenimiento y operación en infraestructuras de Sala Blanca, conscientes de las variaciones en la clase o normativa ISO requeridas según el nodo en cuestión.

Esta formación se puede proporcionar en distintas salas blancas, como por ejemplo las que constituyen los tres nodos de la ICTS (infraestructura científica y tecnológica singular) MICRONANOFABS, situados en el Centro de Tecnología Nanofotónica de la Universidad Politécnica de Valencia; en el Instituto de Sistemas Optoelectrónicos y Microtecnología, de la Universidad Politécnica de Madrid; y en la sede de Barcelona del Centro Nacional de Microelectrónica del CSIC - en el Instituto de Microelectrónica de Barcelona se aloja la mayor y más versátil sala blanca del país y la única en la que pueden fabricarse dispositivos transistores microelectrónicos, u otras existentes en el sistema público español, especialmente para fotónica (p.ej. UPVfab en la UPV). El Anexo 7 del presente informe ha realizado una primera aproximación a las disponibilidades actuales de las entidades pertenecientes a los miembros del Grupo de Trabajo.

Se distinguen al menos tres fases previas a la aplicación:

- Diseño y simulación de los componentes y circuitos, incluyendo la identificación de los materiales necesarios
- Fabricación y procesado de los componentes
- Caracterización de sus prestaciones

Naturalmente, los materiales necesarios y la fabricación y caracterización dependerán de los dispositivos de interés, electrónicos (como los transistores), optoelectrónicos (emisores, detectores, moduladores, etc.), fotónicos, sensores, etc., cada cual con sus variantes según las aplicaciones. A pesar de ello, la formación práctica puede ser integrada en una serie de sesiones en función de los objetivos que se persigan.

3.2.1 Enfoque formativo relacionado con la fabricación de componentes avanzados y circuitos integrados

⁴ Para abordar la temática de formación relacionada con el diseño en microelectrónica, por un lado, y con la tecnología en microelectrónica, el Grupo de Trabajo Academia – AMETIC se divide en dos subgrupos para realizar las discusiones y reflexiones pertinentes de forma ágil.

Formación en Sala Limpia: El énfasis debe realizarse en las **capacidades de formación real**, ya sea en periodos cortos para acciones muy concretas (p.ej. una semana) o más largo (p.ej. uno o dos meses), incluidas dentro de un máster oficial o para la realización de TFM, de un título propio o de un curso ad hoc que se pueda plantear por parte de una empresa. Para ello se tendrá en cuenta la experiencia y los programas establecidos en MICRONANOFABS, descrito anteriormente, y otras salas blancas en centros académicos, de investigación o en empresas, para desarrollar:

- Capacidades previstas en España a corto y medio plazo (como resultado de convocatorias nacionales o de las CCAA)
- Adecuación a las actuaciones que, finalmente, se puedan realizar en España (p.ej., uso formativo de las fábricas que se puedan instalar en España)

3.2.2 Formación en aplicaciones para capacidad industrial destacable

La tecnología microelectrónica y de semiconductores es una **tecnología habilitadora para el desarrollo de múltiples aplicaciones finalistas** estrechamente integrada con otras tecnologías que dan origen a productos y servicios avanzados empleados en muchos sectores de la sociedad.

El enfoque del plan formativo empleado en el presente documento no pretende abordar de manera explícita todas las posibles áreas verticales que potencialmente se beneficiarían de las actuaciones formativas descritas, sino que se supone que personas con la formación enunciada en este plan formativo pueden desarrollar su labor profesional en sectores en los que existe una demanda empresarial contrastada como los siguientes (listado no exclusivo):

- Aeronáutica
- Biomedicina
- Defensa
- Energías renovables (energía solar, energía eólica, hidrógeno verde, etc.)
- Espacio
- Máquina herramienta
- Robótica
- Tecnologías cuánticas
- Telecomunicaciones
- Tracción eléctrica y automoción
- Sensores y actuadores industriales

Debe considerarse, sin embargo, que la realización de **trabajos de fin de grado, trabajos de fin de máster y algunas tesis doctorales**, pueden estar estrechamente relacionadas con el diseño y/o fabricación de dispositivos y circuitos integrados **requeridos en dichos sectores**. En estos casos, la realización de los correspondientes TFG, TFM o tesis doctorales requerirá el conocimiento específico guiado por los respectivos tutores o directores de tesis de las características propias del sector y del problema a resolver. Dada la potencial diversidad, no se han detallado en este documento los aspectos temáticos posibles.

Sí se ha considerado útil **maximizar la sinergia con los procesos de formación ligados a la microelectrónica existente en otros PERTES** como el aeroespacial, el del vehículo eléctrico y conectado, el de energía, (el Grupo de trabajo considera útil incluir en el plan de formación del PERTE Chip las capacidades para la fabricación y diseño de células solares) el de salud, y otros.

Finalmente, la **formación hacia el emprendimiento en el ámbito de la microelectrónica** para aquellos profesionales interesados (p.ej. doctorandos, estudiantes de másteres o personal de plantilla de las empresas del sector) en dar ese paso requieren una formación específica. En la opinión del Grupo de Trabajo esta necesidad debería cubrirse adaptando o especializando algunos de los programas formativos de emprendimiento que ya existen en la actualidad.

4 TIPO DE FORMACIÓN REQUERIDA

Se considera necesario abordar tanto la formación reglada como la no reglada, con el fin de disponer de la máxima flexibilidad en los procesos de aprobación, puesta en marcha, adaptación curricular y profesorado.

4.1 Formación reglada

La formación reglada es aquella conducente a títulos oficiales o títulos propios de las universidades que requieren un proceso formal de aprobación por la ANECA o por las mismas universidades, respectivamente.

El Grupo de Trabajo considera necesaria la implicación de las empresas en la impartición de los contenidos formativos (p.ej. profesorado, prácticas en instalaciones de las empresas, desarrollo de TFG o TFM), mediante **la incorporación de personal experto con perfiles cualificados y con remuneración adecuada a su experiencia**, dentro de los límites establecidos por la legislación y por las normativas de las universidades.

4.1.1 Actuación en el ámbito universitario

4.1.1.1 Grados universitarios

El Grupo de Trabajo considera que **serán minoritarios los egresados de grados actuales que se dedicarán al diseño y a la tecnología en microelectrónica y semiconductores, debido al carácter generalista de la formación** y a la necesidad de un mayor grado de especialización para abordar el diseño microelectrónico.

En todo caso, aunque no se ha abordado expresamente en el presente documento, se considera muy útil la **incorporación de especializaciones o itinerarios en microelectrónica en otros grados ya existentes** relacionados en ámbitos como electrónica, telecomunicación, ingeniería industrial, materiales, informática, etc. cuya puesta en marcha sería mucho más rápida.

En cuanto a la estimación del personal, el Grupo de Trabajo considera que, si bien el número total de estudiantes de grado universitario será el mayor de todos, un porcentaje menor de éstos se incorporará directamente a la industria a desarrollar circuitos microelectrónicos, al optar un porcentaje mayor de estos a la realización de estudios de máster y doctorado, por lo que su incorporación laboral la efectuarán con dichas titulaciones.

También, se ha considerado la **puesta en marcha de un grado específico en microelectrónica** (de cuatro años) pero, en la opinión del Grupo de Trabajo, se trataría de **una actuación de consolidación a largo plazo del sector de microelectrónica en España** que asegure la empleabilidad de los egresados y no una solución a las necesidades actuales de la industria.

4.1.1.2 Máster (inter)universitario oficial (≥ 60 ECTS)

Existen algunas universidades con másteres en microelectrónica y otras con másteres de temáticas más amplias (p.ej. electrónica) que incluyen itinerarios especializados en microelectrónica. Por otro lado, se considera útil en la implementación de los estudios de máster **introducir el concepto de “micro credencial”**, que permite al alumno conseguir créditos de manera paulatina en programas cortos de formación de una manera planificada con el fin de obtener un determinado grado de máster.

Las tareas propias más habituales para este grupo de profesionales serían de desarrollo de esquemáticos, de layouts y de simulación electrónica/electromagnética de ASICs y MMICs, firmware y de diseño analógico y fotónico. A su vez, se encargarían del diseño del estilo Multi Chip Module o Chiplet y similares. Formarían el grueso del personal dedicado al diseño microelectrónico. Por tanto, se deberían dimensionar las asignaturas acordes a esta demanda en la que el porcentaje relacionado con el desarrollo firmware y es elevado.

4.1.1.3 Títulos propios de postgrado

Las condiciones dependen de cada universidad como, por ejemplo:

- **Másteres propios:** Los estudios de máster son los títulos propios de posgrado de mayor nivel dentro de la oferta de enseñanzas propias y tienen como finalidad la adquisición por el estudiante de una formación avanzada de carácter especializado o multidisciplinar, orientada a la especialización académica o profesional equivalente al nivel de cualificación 7, según el Marco Europeo de Cualificaciones (EQF). Su duración estará comprendida entre 60 y 120 ECTS
- **Diplomas de especialización:** Los estudios de especialización son títulos propios de posgrado con los mismos requisitos y orientación que los estudios de máster, pero con una menor carga en créditos y su duración estará comprendida entre 30 y 59 ECTS

4.1.1.4 Otros títulos propios que no requieren titulación de grado

- **Diplomas de extensión universitaria:** Está orientado a profundizar, desde un punto de vista práctico, áreas de conocimiento concretas buscando la capacitación profesional de los participantes, equivalente al nivel de cualificación 6 según el marco europeo de cualificaciones (EQF). Su duración estará comprendida entre 30 y 90 ECTS
- **Diplomas de experto:** Su duración estará comprendida entre 15 y 29 ECTS
- **Posgrados cortos (títulos propios, asimilados en los grados/máster):** Este tipo de formación está muy vinculada a las necesidades directas y más inmediatas de la industria, con lo que la cuantificación del número de profesionales formados en ella es más difícil de estimar, además de más voluble y cambiante.

En todas las formaciones tratadas es necesario fomentar la vocación técnica en el alumnado objetivo, de forma que la percepción general de este tipo de empleos sea el de una buena remuneración y una estabilidad laboral elevada.

4.1.1.5 Doctorados industriales

Los doctorados, en opinión de este Grupo de Trabajo, **encuentran su mayor empleabilidad en las empresas y startups con nichos de mercado muy tecnológicos y especializados**, en particular en tareas ligadas a la I+D e innovación tecnológica (nuevos materiales, nuevas arquitecturas). Por ello, su número será el más reducido de entre los grupos aquí tratados.

El prestigio y la utilidad de los estudios de doctorado, tanto en su realización convencional en las universidades como en la modalidad de doctorados industriales, debe reforzarse. En la opinión del Grupo de Trabajo **el profesional formado a nivel de doctorado debe actuar como un elemento tractor de la innovación y del desarrollo en un ámbito tan marcadamente tecnológico como es la microelectrónica y los semiconductores** mediante su inserción en las empresas con posterioridad a la obtención del título de doctor, además de cubrir las necesidades propias del sistema público.

Además, aunque **la mayor parte de los doctores en microelectrónica egresados se incorporarán a empresas ya creadas** (en muchos casos grandes compañías), algunas experiencias observadas en distintos países promueven su **papel como emprendedores de base tecnológica** para crear start-ups exitosas a pesar de las dificultades comparadas con otros ámbitos. Por este motivo, el plan de formación del PERTE Chip debería propiciar entornos de generación de startups y spin-offs (como viveros e incubadoras de empresas altamente especializados y con los servicios adecuados para el ámbito de la microelectrónica). Para ello, sería recomendable contar con un mayor número de empresas de gran tamaño con posibilidad de invertir capital en acciones de nuevo emprendimiento tecnológico que den cabida a algunos doctores con perfil emprendedor.

4.1.1.6 Programas de formación interuniversitaria

El Grupo de Trabajo considera necesario **promover estrategias institucionales que permitan impartir la formación de modo conjunto entre varios centros o entidades**. En este sentido, es deseable que tanto en la enseñanza conjunta como en la que se imparta cada centro o entidad de manera individual se minimice la competencia existente entre ofertas similares.

Dentro de esta estrategia también se recomienda **velar por que la oferta formativa se distribuya por la geografía nacional** de forma que se eviten o minimicen los cuellos de botella que dificulten que la formación de calidad llegue a todas las personas interesadas o que se traduzcan en una necesidad de desplazamiento importante.

4.1.2 Actuación en el ámbito de la Formación Profesional

De manera general, y de acuerdo con lo manifestado por la industria representada por AMETIC, se considera que las necesidades de personas con formación profesional estarán en mayor medida ligadas al ámbito de procesos y tecnologías de fabricación y en menor medida en el diseño microelectrónico.

4.1.2.1 Cursos de Formación Profesional de Grado Medio

A nivel de **curso de especialización para CFGM** ([más información](#), a partir de 16 años) después del ciclo formativo de grado medio, se propone plantear uno de 360h con el nombre **“Tecnología digital de productos electrónicos”** con la siguiente propuesta de módulos profesionales:

- Introducción a los circuitos digitales combinacionales
- Introducción a los circuitos digitales secuenciales
- Introducción y diseño de una máquina algorítmica elemental
- Introducción a un lenguaje de descripción de hardware

4.1.2.2 Cursos de Formación Profesional de Grado Superior

Respecto los **ciclos formativos de grado superior CFGS** (a partir de 18 años) actualmente existe el ciclo de “Técnico Superior en Mantenimiento Electrónico” ([más información](#)) pero por tema de las nuevas competencias profesionales que se quieren conseguir con el PERTE, se propone realizar un ciclo formativo de grado superior nuevo **“Técnico Superior en Tecnología Aplicada de Sistemas Electrónicos”** (2.000h) y un segundo nivel de concreción con un curso de especialización ([más información](#)) para CFGS nuevo en **“Tecnología Aplicada de Sistemas Electrónicos Avanzados”** (720h).

La actividad de este colectivo no tiene por qué limitarse a la medida o caracterización de los dispositivos fabricados. Al igual que se hace en diversos países, los egresados de la formación profesional pueden también asumir tareas de chequeo de errores en el diseño del layout o de comparación de layout contra esquemático de diseño, o incluso del propio rutado físico. En muchas de las herramientas estas tareas están automatizadas y no requieren de un conocimiento específico de electrónica ni radiofrecuencia, siendo suficiente con contar con el apoyo ocasional de algún profesional especialista.

El portal [web](#) de “Información anual de mercado de trabajo de certificados de profesionalidad de la familia profesional de electricidad y electrónica” se podría ampliar con la información de los objetivos del PERTE Chip para apoyar las opciones presentadas de la FP reglada y no reglada.

4.2 Formación no reglada

Con esta denominación se incluyen procesos formativos conducente a diplomas sin/con evaluación de conocimientos, generalmente, de corta duración. Entre ellos:

- Cursos a medida de las necesidades de la empresa
 - No se consideran las solicitadas por una única empresa para un fin concreto que siempre se podrán hacer por acuerdo entre las partes con los compromisos de acceso a documentación confidencial que sea necesaria.
- Cursos incluidos en escuelas de verano/invierno
 - Para especialización profunda
 - Para reciclado de profesionales
 - Para difusión y promoción

- Estancias formativas en periodos cortos (1-3 meses) en la empresa para personal del sistema público, o en el sistema público (universidades, centros de investigación) para personal de la empresa.
- Cursos específicos en plataformas de aprendizaje abiertas (tipo Coursera o equivalentes) con experiencias previas de éxito (p.ej. [Sistemas Digitales: De las puertas lógicas al procesador](#)) en las que se podrían utilizar herramientas EDA de código abierto e incluso formación en formato mixto que se podrían utilizar también en cursos de formación reglada.

El Grupo de Trabajo considera que la formación no reglada y la formación continua en empresa va a tener un peso relevante y debe potenciarse para que las empresas en el corto plazo puedan alcanzar los niveles de innovación, capacidades tecnológicas e industriales de los países líderes en materia de semiconductores aprovechando las oportunidades de financiación existentes (Ver Anexo 4 “Formación profesional para el empleo”).

5 DESARROLLO DE LA FORMACIÓN

El Grupo de Trabajo considera que el esfuerzo formativo propuesto alrededor del PERTE Chip debe ser de **utilidad para el fortalecimiento del sector industrial relacionado con la microelectrónica** en el plazo temporal considerado en la Fase 1 y, a largo plazo, en la Fase 2.

Para ello, **el programa de formación deberá enfatizar en todos sus niveles formativos la formación práctica de especialistas mediante el empleo intensivo de instalaciones orientados al diseño y prueba de circuitos integrados, que aseguren la máxima empleabilidad del personal formado.** Por este motivo, se debe prestar atención a la disponibilidad de equipamientos, herramientas de diseño, laboratorios y salas limpias necesarios. Deben tenerse en cuenta los siguientes elementos:

5.1 Establecimiento de acuerdos previos con otras entidades

El esfuerzo de formación en microelectrónica no es exclusivo de España ni tampoco de las universidades o centros de formación profesional. Por este motivo, se considera útil establecer acuerdos con entidades públicas y privadas que posean facilidades para la formación de personal especializado en microelectrónica (en España o fuera de España) como EUROPRACTICE o los proveedores de herramientas EDA y plataformas FPGA que disponen de buen material de formación (de igual forma que hace IMEC).

Adicionalmente, se considera imprescindible llegar a acuerdos con empresas de microelectrónica radicadas en España que puedan ceder parcialmente el uso de sus instalaciones y personal técnico para cubrir determinados módulos formativos de índole práctico. El caso de las nuevas instalaciones que se financien en España con recursos del PERTE Chip son especialmente indicadas para su implicación en el proceso formativo. Se considera, asimismo, que AMETIC puede jugar un papel relevante en la articulación de estos acuerdos formativos.

5.2 Modalidades de impartición

El Grupo de Trabajo es consciente de que las limitaciones de espacios y equipamientos adecuados a la formación, en algunos casos compartidos con actividades de investigación, del profesorado disponible, y de la propia demanda de formación con alumnos en toda España pueden dificultar su puesta en marcha.

El enfoque de impartición que el Grupo de Trabajo considera más adecuado es el de una **formación presencial** cuando se satisfagan todas las condiciones anteriores o una **formación en formato mixto** “*blended learning*”, que combine una parte a distancia con otra en la que los alumnos puedan desplazarse si fuera necesario a un lugar concreto para la formación práctica (agrupando temporalmente esta formación práctica en días o semanas para facilitar su realización a alumnos que se encuentren en otras localidades).

Se considera también la relevancia de la denominada “**formación dual**” en la que titulaciones específicas se pueden generar (a diferentes niveles de FP a Máster) en colaboración con el sector empresarial.

No parece oportuno proponer una formación puramente a distancia por la necesidad de realizar prácticas en instalaciones de microelectrónica. De todas formas, puede contemplarse una parte online de la formación en diseño de microelectrónica, permitiendo el acceso a licencias de las herramientas software necesarias. En este sentido, se contemplan opciones que han tenido éxito en plataformas de aprendizaje abiertas como Coursera (p.ej. [Sistemas Digitales: De las puertas lógicas al procesador](#)) en las que se podrían utilizar herramientas de código abierto e incluso formación en formato mixto que sería necesario elaborar.

5.3 Énfasis en programas interuniversitarios

El análisis de la actual cobertura de la oferta formativa en microelectrónica indica la existencia de un número reducido de alumnos, fundamentalmente en tecnología, que puede aconsejar la creación de una oferta de formación mediante **titulaciones de máster o postgrado interuniversitarias**. Con ello, se abre la posibilidad de que el alumno pueda cursar alguna materia en más de una universidad y ajustar con ello la disponibilidad de equipos y profesorado. Concretamente, algunos de los másteres actuales pueden implementarse como titulaciones interuniversitarias que faciliten la implementación de la formación propuesta en este plan en todo el territorio nacional.

Asimismo, para poder abordar temas formativos más especializados, ligados a actividades de I+D como puede ser la realización de determinados trabajos de fin de master o doctorados es posible analizar la posible cooperación con universidades o centros de investigación públicos o privados situados fuera de España.

5.4 Formación adaptada a diferentes tipos de estudiantes

En un ámbito temático como el indicado, el Grupo de Trabajo estima que no puede considerarse como modelo formativo habitual el de un alumno dedicado a tiempo completo a la formación.

En muchos casos, fundamentalmente en los niveles de máster y titulaciones de posgrado, existirá un porcentaje de alumnos trabajando en empresas del sector para los que será necesario tener en cuenta la necesidad de compatibilizar horarios y de realizar procesos de formación intensivos, como es habitual en la práctica de escuelas de negocio y en algunas universidades.

6 MEDIDAS DE ACOMPAÑAMIENTO

La formación actual en microelectrónica y semiconductores en España esbozada en el presente documento parte de una **situación de debilidad dado el escaso número de alumnos matriculados en los diferentes niveles** que, en algunos casos, no cubren la oferta de los centros educativos, tal y como se indica en el Anexo 5 (universidad) y en el Anexo 6 (formación profesional).

Esta situación de partida indica que, para cubrir las necesidades planteadas, existe un **déficit de alumnos y de personal especializado para impartir la formación deseada** que no es posible obtener en plazos muy breves con los procesos formativos habituales.

Las razones son múltiples y no se pretende realizar un estudio detallado sobre las mismas. En todo caso, un primer análisis, desde el punto de vista de los alumnos, identifica cuatro causas principales:

- Desconocimiento de las posibilidades de desarrollo profesional en este ámbito
- Valoración por parte de los alumnos de que la empleabilidad en España en microelectrónica es reducida respecto a la que existe en otros ámbitos temáticos
- Reducida implicación del sector empresarial en los procesos formativos

- Insuficiente divulgación de la oferta educativa existente

Desde el punto de vista del Grupo de Trabajo, la oportunidad del PERTE Chip de abordar estas causas implica la adopción de un **conjunto de medidas de acompañamiento** que se enuncian seguidamente adaptadas a los diferentes niveles formativos:

6.1 Incremento de vocaciones STEM en enseñanza media

Si bien es cierto que en instituciones consideradas tradicionalmente como de referencia la demanda de estudios relacionados con la microelectrónica es aún notable, en diversas universidades el interés del alumnado por estas disciplinas ha ido declinando en los cursos precedentes, derivando en una reducción tanto en el número de plazas ofertadas como el de asignaturas impartidas.

El objetivo pretendido es animar a los estudiantes a elegir una formación universitaria o de formación profesional de grado superior en áreas relacionadas con la microelectrónica tras la terminación del bachillerato. También debe considerarse potenciar la oferta en el programa ERASMUS+ en este ámbito.

A continuación, se detallan algunos ejemplos de posibles actuaciones para **crear o recuperar la vocación y la carrera profesional de electrónica** y microelectrónica, desde la educación secundaria (ESO) hasta el bachillerato:

- Elaboración de material divulgativo (folletos, videos)
- Charlas en institutos de enseñanza media
- Visitas a empresas del sector
- Visitas a instalaciones de microelectrónica tanto del sector público como del privado
- Realización de prácticas curriculares de 1-2 horas relacionadas con las materias de la ESO de física, tecnología, en centros de FP, universidades y en empresas
- Charlas en la ESO conjuntas entre empresas del sector, universidades y centros de FP para definir la carrera profesional y opciones laborales
- Creación de una asignatura de electrónica (al igual que se ve necesario en la programación) desde cuarto de primaria hasta cuarto de la ESO en cada curso, aunque tenga carácter optativo
- Financiación de campañas públicas de promoción de las vocaciones STEM centradas en el ámbito de la microelectrónica para poder dar respuesta a una deseada creciente demanda de profesionales formados
- Debe prestarse especial atención a la atracción de mujeres al ámbito de la microelectrónica, apoyado en otras actuaciones que se lleven a cabo por la FECYT o por las CCAA en sinergia con el PERTE Chip

6.2 Atracción de talento extranjero

- Para apoyar el crecimiento del ecosistema microelectrónico a la vez que se incentiva la permanencia del talento nacional mediante políticas nacionales o internacionales, se considera necesario apoyar **procesos de migración especializada acelerada** mediante acuerdos internacionales, así como acuerdos con las empresas para atraer talento extranjero, sobre todo, las multinacionales.
- Se considera necesario acelerar los procesos de **homologación y equivalencia de títulos** obtenidos en universidades fuera de España para poder ocupar puestos de trabajo relacionados con la microelectrónica que, a pesar del esfuerzo realizado, se encuentran alrededor de seis meses.

6.3 Formación de profesorado de FP

- Cursos específicos de actualización de conocimientos en microelectrónica de profesorado FP de electrónica o áreas afines con objeto de realizar procesos de reciclado rápido de habilidades
- Motivación entre los estudiantes universitarios para desarrollarse profesionalmente como profesores de FP

- Apoyo a la obtención de grados universitarios o programas de especialización a personas con formación de FP que trabajen en el ámbito formativo

6.4 Incremento de vocaciones de alumnos de grado y máster

El objetivo es que los alumnos universitarios actuales se interesen por continuar su formación en las áreas de actuación prioritarias del PERTE Chip. Algunas actuaciones posibles son:

- Realización de ciclos de conferencias en las universidades
- Becas para la realización de TFG y TFM en temáticas del PERTE Chip
- Difusión de material informativo sobre el PERTE Chip entre los profesores universitarios de materias afines
- Exhibición itinerante sobre microelectrónica y semiconductores que pueda exponerse en todas las CCAA

6.5 Creación de material formativo abierto

El objetivo es disponer de módulos formativos que faciliten la enseñanza a distancia:

- Desarrollo de módulos de introducción a la microelectrónica a diferentes niveles
- Web formativa asociada al PERTE Chip

6.6 Infraestructura nacional de apoyo

Se recomienda considerar la construcción de una “*red de educación*” como infraestructura nacional que dé sustento a la oferta formativa expuesta mediante un portal específico. Sería deseable contar con la participación de las principales *foundries* y de los grandes fabricantes de dispositivos para disponer de acceso a sus tecnologías de diseño en base a acuerdos de confidencialidad u otros convenios similares. Esta red de educación puede servir también de base para centralizar en su portal las ofertas de trabajo y de becas formativas, y su difusión empleado redes sociales, que permita también realizar su mejor seguimiento.

Dadas las diferentes temáticas abordadas esta red, contando con una coordinación general, puede subdividirse en su operación en cuatro subredes:

- Diseño microelectrónico, fotónico y RF (subdividida, a su vez, si fuera necesario, para actuaciones concretas)
- Tecnología tomando como base “Micronanofabs” ampliada.
- Electrónica de potencia.
- Arquitectura (IC digitales, firmware, sistemas operativos, tiempo real y seguridad crítica, ARM/RISCV).

6.7 Ayudas a la movilidad

Se recomienda apoyar explícitamente la concesión de becas de movilidad para facilitar que estudiantes de otras regiones puedan asistir a programas de formación financiando la estancia en periodos cortos en otra. Este esquema facilitaría la creación de programas interuniversitarios con una distribución territorial que optimice los recursos humanos y materiales disponibles.

Un tema adicional, relacionado pero diferente al proceso de formación indicado en el presente documento, es la necesidad de **cubrir necesidades urgentes con personal altamente especializado en plazos que no se ajusten a los tiempos de los procesos formativos reglados**. Es muy probable que la puesta en marcha de proyectos de gran tamaño dentro del PERTE Chip por parte de empresas del sector exijan disponer de especialistas ya formados que puedan incorporarse con celeridad a los mismos.

Esta necesidad no puede cubrirse con las personas que se formen en las actuaciones indicadas en el presente documento (con excepción del doctorado en la que la relación con iniciativas de formación similares realizadas en el contexto europeo pueden ser útiles (p.ej. programa Marie Curie de investigación e innovación Horizonte Europa). Por tanto, será necesario el análisis de **medidas complementarias para la atracción y recuperación de talento procedente de otros países**, fundamentalmente para cubrir necesidades estratégicas a corto plazo, teniendo presente

la necesidad de ofrecer condiciones de trabajo (salariales y de otra índole) que faciliten su decisión.

7 PLANIFICACIÓN DE LA PUESTA EN MARCHA DEL PROCESO FORMATIVO

7.1 Implantación progresiva de los procesos formativos

La puesta en marcha de los procesos formativos indicados en el presente documento requerirá tiempo y deberá realizarse a lo largo de las dos fases indicadas. De manera provisional se plantea la siguiente implementación en los dos primeros años 2023 y 2024:

- **Hitos relevantes año 2023**
 - Aprobación del Plan de Formación por parte del PERTE Chip
 - Puede implicar la firma de acuerdos con las CCAA y entre diferentes unidades de los departamentos ministeriales de la AGE en función de sus competencias
 - Diseño y adecuación de planes de formación de máster y FP
 - Arranque de programas formativos oficiales en septiembre de 2023
 - Implementación de algún programa de postgrado relacionado
 - Ejecución durante 2023
 - Diseño de material de acompañamiento
 - Creación del material de divulgación
 - Programa de charlas divulgativas
 - Convocatorias de recursos materiales
 - Infraestructuras físicas
 - Adquisición de licencias software
 - Convocatorias de recursos humanos
 - Profesorado
 - Doctorados
 - Becas de estudio
- **Hitos relevantes año 2024**
 - Adquisición e Instalación de equipamientos adquiridos
 - Aprobación y puesta en marcha de titulaciones oficiales
 - Primeros egresados de máster (tecnología y diseño)
 - Continuación de convocatorias de recursos humanos
 - Ejecución del programa de promoción y difusión
 - Informe de seguimiento 2023

7.2 Propuesta de la comisión de seguimiento de la estrategia formativa

Se propone realizar un **seguimiento del plan de formación** mediante los siguientes indicadores clave de prestaciones (KPIs):

- **Evolución de la oferta formativa en cada uno de los niveles educativos**
 - Plazas ofertadas en FP y % cubierto en cada curso académico
 - Plazas ofertadas en grado y % cubierto en cada curso académico
 - Plazas ofertadas en máster y % cubierto en cada curso académico
 - Plazas ofertadas en posgrados y % cubierto en cada curso académico
 - Plazas ofertadas en doctorado industrial específicas
- **Evolución del número de personas matriculadas y egresadas en los programas formativos en cada uno de los niveles educativos**
 - Alumnos matriculados en FP y egresados en cada año
 - Alumnos matriculados en grado y egresados en cada año
 - Alumnos matriculados en máster y egresados en cada año

- Alumnos matriculados en posgrados y egresados en cada año. Alumnos matriculados en doctorado industrial y graduados en cada año
- **Evolución de la empleabilidad de los egresados**
 - % egresados contratados
 - Tiempo medio para encontrar trabajo

Con el fin de realizar adecuadamente el seguimiento del plan de formación propuesto y el cumplimiento de sus objetivos, **se propone la creación de una comisión de seguimiento** coordinada desde la dirección del PERTE de microelectrónica y semiconductores, formada por expertos del ámbito público, la academia y del sector empresarial que deberán realizar un informe anual indicando, si fuera necesario, las medidas correctoras adecuadas.

7.3 Estimación de recursos económicos necesarios

El Grupo de Trabajo considera que **la financiación pública para la implementación de esta oferta formativa es necesaria** para asegurar que el interés mostrado por las empresas en disponer de personal formado en distintos cursos, módulos de FP, titulaciones, másteres o doctorados pueda llevarse a cabo con los recursos de un sistema educativo adecuado que cubra el volumen y la tipología de personas formadas estimados en este documento.

También, se considera necesario **complementar la financiación pública con contribuciones económicas del sector empresarial** para su desarrollo de áreas concretas. Con todo ello, se pretende asegurar que el dimensionamiento de la oferta educativa pública y privada se adecúe a compromisos realistas procedentes del sector empresarial, que contemple el pleno empleo en España del personal formado.

El documento aprobado por el Gobierno del PERTE Chip asigna inicialmente para la actuación formativa un **presupuesto de 80 millones de euros en el periodo 2022-2027**. El Grupo de Trabajo ha decidido realizar un análisis global justificado los costes del plan de formación aquí propuesto sin restringirse a esa cifra y desde **tres supuestos complementarios**:

- Considerar las **necesidades de formación en el conjunto del PERTE Chip** y no únicamente las relativas al Segundo Eje (Estrategia de Diseño), sino atendiendo también a aquellas ligadas al resto de los Ejes, en especial al Cuarto Eje (Dinamización de la industria de fabricación TIC española)⁵.
- Asumir un **compromiso de implicación del sector empresarial** aportando financiación parcial, así como la contratación del personal formado acorde con las estimaciones realizadas.
- Disponer, sobre todo en el capítulo de recursos humanos, de **financiación adicional de las CCAA** a través de las universidades o directamente por éstas, así como de los centros de formación profesional implicados que, en su caso, puede adoptar la forma de programas complementarios con la Administración General del Estado al objeto de poder cubrir todos los objetivos con recursos adicionales a los asignados al PERTE Chip.
- Atraer a profesores y expertos extranjeros de reconocido prestigio en programas de periodos sabáticos o similares especialmente ligados al PERTE Chip

Como base para la elaboración de esta estimación de recursos económicos, se indican algunas de las partidas fundamentales que deberían atenderse en el periodo 2023-2027 y su justificación:

7.3.1 Financiación de recursos materiales

Los recursos materiales existentes actualmente (laboratorios equipados con los instrumentos adecuados, herramientas software para diseño, simulación y prueba, salas limpias, equipos de

⁵ No se han tenido en cuenta las necesidades específicas derivadas de la implementación de las actuaciones del Tercer Eje al considerarse que la indefinición actual impide estimar los costes en detalle.

fabricación etc.) para una labor formativa en microelectrónica y semiconductores que potencie una formación práctica no cubren más que una pequeña parte del volumen de personal formado requerido, incluso potenciando la cooperación entre entidades en los procesos formativos.

Además, muchos de los equipamientos para el diseño de microelectrónica y tecnología de semiconductores existentes en el sistema público están destinados a la investigación, actividad que también se incrementará en el futuro, por lo que los usos de dichos equipamientos no se deben comprometer para otras actividades. Los equipamientos disponibles en el sector privado se encuentran, actualmente, en una situación similar.

Por lo anterior, se considera indispensable el incremento y actualización sustancial de los equipamientos disponibles para conseguir cubrir las necesidades indicadas en el presente documento. Así mismo, debe tenerse en cuenta que para la operación de equipos y laboratorios es imprescindible contar con recursos humanos técnicos especializados cuya valoración se describe en una sección posterior.

En este sentido, las partidas que se proponen para **laboratorios que permitan cubrir la formación requerida** son las siguientes:

7.3.1.1 Adquisición de equipos hardware

- Creación de nuevos laboratorios de microelectrónica y semiconductores en áreas no cubiertas demandadas por la industria
- Adaptación y ampliación de los laboratorios existentes con la actualización del equipamiento disponible
- Costes de material fungible para el desarrollo práctico de chips en todas sus fases
- Adquisición/alquiler de servidores locales/cloud para aceleración de procesos de síntesis y simulación complejos
- Contratos de mantenimiento de los equipos
- Plataformas de prototipado con FPGA complejas previa a su fabricación en tecnologías microelectrónicas
- Financiación del desarrollo de prototipos a través de *foundries* en tecnologías más maduras o multiproject wafers (p.ej. a través de Europractice), con el fin de cubrir la parte “post-síntesis” (testability, bring up, desarrollo FW embarcado), incluyendo placas PCB

7.3.1.2 Adquisición de herramientas software (respuesta encuesta en EDA Tools)

La participación y respaldo del Gobierno Español, a través del ministerio competente correspondiente, podría a su vez coadyuvar a conseguir rebajas en los programas de licencia y a acercar a las empresas que diseñan el software necesario al ecosistema de desarrollo microelectrónico que se pretende establecer mediante el presente PERTE Chip. A continuación, se describen algunos ejemplos y recomendaciones:

- Licencias de sistemas software (p.ej. herramientas de diseño, caracterización y prueba)
 - Herramientas EDA de diseño microelectrónico
 - Se recomienda utilizar programas integrados dentro de la oferta de [Europractice](#), dado que son los que los estudiantes utilizarán en algunas de las empresas del ámbito, disponen de *tokens* de formación especializados en diversos aspectos y permiten el [acceso](#) a diversas tecnologías de fabricación
 - Se recomienda así mismo, utilizar herramientas (p.ej. [OpenLane](#)) y soluciones de código abierto (ecosistema [RISC-V](#)) gratuitas que permiten una mejor comprensión (e incluso modificación) de su funcionamiento e incluso llegar a implementar chips de silicio de forma gratuita (p.ej. [efabless](#) shuttle)
 - A modo de ejemplo, una herramienta típica de diseño de alta frecuencia de ámbito de uso exclusivamente académico puede rondar los 10.000€.

- Otras herramientas software de síntesis y desarrollo de lógica programable pueden llegar a ser gratuitas, proporcionadas por los fabricantes a cambio de poder ser utilizadas únicamente en sus dispositivos (situación similar para el caso de otras herramientas de simulación electromagnética).
 - Este es el caso de programas como el “*TSMC University FinFET Program*” lanzado en febrero de 2023 y que es gestionado en Europa a través de IMEC.
- Mantenimiento de las licencias Chip.
 - Actualizaciones

En las valoraciones económicas realizadas **no se han tenido en cuenta las necesidades de equipamientos específicos para la realización de tesis doctorales**. Se ha supuesto que los doctorandos utilizarán las instalaciones para investigación existentes en las entidades públicas y privadas (casos de doctorados industriales) en las que desarrollen sus tesis doctorales.

A continuación, y a título orientativo, por una parte, se presentan los costes estimados para dotar de equipamiento a laboratorios de diseño en electrónica digital y señal mixta y, por otra parte, de diseño de radiofrecuencia. En ambos casos se presentan dos tipos de laboratorio: uno más sencillo, destinado únicamente a la formación y al uso de herramientas de diseño y otro, mejor equipado, y orientado a formar además en actividades adicionales de medida y caracterización y dotado con equipamiento para la realización de montajes, bonding etc. En el caso del diseño digital y de señal mixta se añade una opción adicional más económica para equipar los laboratorios con **herramientas software de diseño financiadas mediante el proyecto Europractice**. En este caso el laboratorio “avanzado” presenta un alcance más limitado (se desarrolla únicamente un prototipado sencillo).

Por lo general, el coste de equipamiento de un laboratorio de diseño de radiofrecuencia resulta algo mayor que el de diseño digital. Esto responde al hecho de que incluso en un laboratorio básico de formación en diseño de radiofrecuencia es necesario contar con equipamiento de medida, aunque sea de prestaciones básicas. En el caso del diseño digital, en cambio, resulta más factible comprobar el funcionamiento de los circuitos desarrollados con el uso de tarjetas electrónicas de bajo coste.

Las infraestructuras similares para el desarrollo de otros tipos de dispositivos requerirán a su vez de la correspondiente dotación económica y previsión de su mantenimiento. Los laboratorios de diseño y caracterización se han dimensionado para un número estimado de usuarios de 3 o 4 ingenieros y 1 técnico de montaje, mientras que los laboratorios de diseño contarán, generalmente, con un número reducido de docentes.

Una estimación de la financiación de **recursos materiales necesarios** de acuerdo con la información recabada en los anexos a este documento para cubrir el volumen de personal estimado necesario implica:

- Actualización del equipamiento existente de 60 (20 RF + 40 Digital/Señal mixta) laboratorios existentes en las universidades, empleados actualmente en la formación básica de microelectrónica y semiconductores, diseño digital, RF y fotónica:
 - Coste unitario medio para actualización Digital/S. mixta: 176.400 euros
 - Sustitución de equipos: 117.000euros
 - Mantenimiento cuatro años: 59.400euros
 - **Coste total (40) (2023-2027): 7.056.000 euros**

Cabe destacar que con el **programa Europractice** el coste de 40 laboratorios básicos de formación en diseño digital se reduciría a 1.095.000 euros en su versión más básica y a 5.540.600 euros en la versión de diseño y prototipado.

- Coste unitario medio para actualización RF: 289.900 euros
 - Sustitución de equipos: 160.500euros
 - Mantenimiento cuatro años: 129.400euros
- **Coste total (20) (2023-2027): 5.798.000 euros**

- Creación de **12** laboratorios nuevos para dispositivos de alta frecuencia y dispositivos fotónicos integrados, equipados para diseño y caracterización La distribución se hará en función de las necesidades de la industria.
 - Coste unitario: 1.120.000 euros
 - Mantenimiento: 242.850 euros/año (amortizaciones incluidas)
 - **Coste total (12) (2023-2027): 28.011.000 euros** (amortizaciones incluidas)

- Creación de 15 laboratorios nuevos para circuitos integrados digitales, equipados para diseño y caracterización
 - Coste unitario: 545.000 euros
 - Mantenimiento: 193.350 euros/año (**amortizaciones incluidas**)
 - **Coste total (15) (2023-2027): 19.776.000 euros** (amortizaciones incluidas)

- Utilización de **salas blancas para docencia**
 - Se parte de las existentes en el sector público y en el privado
 - No se ha considerado ninguna nueva, pero sí el acondicionamiento y expansión de algunas de las existentes para poder cubrir las necesidades del plan de formación
 - Costes de ampliación
 - Coste unitario para ampliar 10 salas limpias: 1.000.000 euros
 - Coste total (2023-2027): 10.000.000 euros
 - Costes de uso: 2.000.000 euros anuales
 - Salas disponibles en el sistema público: 1.200.000 euros
 - Salas disponibles en el sistema privado: 800.000 euros
 - Coste total (2023-2027): 8.000.000
 - **Coste total (2023-2027): 18.000.000 euros**

- Utilización de la red de supercomputación española
 - **SIN COSTE asignado al PERTE Chip**

Con todo ello, la **estimación total de costes de recursos materiales con cargo al PERTE para los equipamientos universitarios es de 79.751.000 euros (2023-2027)**.

Los costes de infraestructura que se indican no incluyen una actualización de múltiples equipamientos de laboratorio necesarios para impartir una formación de calidad, pero no se consideran directamente ligados a la microelectrónica (p.ej. laboratorios de electrónica básica). Ello hace necesario, desde el punto de vista del Grupo de Trabajo que, al margen de la financiación procedente del PERTE Chip, es necesario complementar esta dotación por parte de las CCAA y del Ministerio de Universidades con el fin de permitir actualizar esos equipamientos de los que pueden beneficiarse un grupo de alumnos más amplio en las universidades y centros de FP implicados en esta actuación.

Una valoración inicial de **costes de infraestructuras básicas** para tres años (2023-2025) en laboratorios incluidos en áreas de electrónica, comunicaciones, informática, etc., integrados en grados y másteres más generales es, como mínimo, de **15.000.000 a 18.000.000 euros** (de 5.000.000 a 6.000.000 euros anuales). El presente informe no ha entrado en la definición de equipos concretos que deberá tener en cuenta las necesidades específicas en cada caso ni en su valoración detallada.

Con todo ello, la siguiente tabla resume los costes de los recursos materiales necesarios:

| Partidas materiales del PERTE Chip | Costes con cargo al PERTE Chip | Costes totales incluyendo laboratorios e infraestructuras básicas |
|--|---------------------------------------|--|
| 12 laboratorios nuevos de alta frecuencia y fotónica | 28.011.000 € | 28.011.000 € |

| | | |
|--|---------------------|---------------------|
| 15 laboratorios nuevos de circuitos integrados digitales | 19.776.000 € | 19.776.000 € |
| 10 laboratorios en centros de FP | 1.110.000 € | 1.110.000 € |
| Ampliación salas blancas existentes y nuevas | 18.000.000 € | 18.000.000 € |
| Actualización del equipamiento de 60 laboratorios | 7.056.000 € | 22.056.000 € |
| CostesTotales | 79.751.000 € | 97.691.000 € |

El Grupo de Trabajo es consciente de la necesidad de **evitar la adquisición de equipamientos formativos que puedan quedar infrautilizados y para los que se pueden emplear servicios externos**. Por ejemplo, para el montaje de prototipos es recomendable recurrir a subcontrataciones de estos procesos, ya que en muchos casos no aportan valor añadido y económicamente tampoco se amortizaría disponer de medios propios para tal fin. Estas consideraciones deberán monitorizarse de forma continua durante el desarrollo del plan de formación y considerarlas en las convocatorias de equipamiento que se realicen.

7.3.2 Equipamiento necesario para los centros de Formación Profesional

Las nuevas propuestas formativas de formación profesional se han de tener en cuenta a partir de los ciclos formativos actuales. De esta manera, el curso de especialización propuesto para ciclos formativos de grado medio (CFGM), de 360 horas, "**Tecnología digital de productos electrónicos**", tendrá como requisito de acceso el título de técnico en instalaciones de telecomunicaciones que se realiza en 248 centros de FP de España.

El curso de especialización para ciclos formativos de grado superior (CFGS) "**Tecnología Aplicada de Sistemas Electrónicos Avanzados**", de 720 horas, tendrá como requisito de acceso los cinco títulos de grado superior de la familia profesional de electricidad y electrónica: automatización y robótica industrial (207 centros), electromedicina clínica (21 centros), sistemas electrotécnicos y automatizados (223 centros), mantenimiento electrónico (129 centros), sistemas de telecomunicaciones e informáticos (176 centros). (La información de los centros de FP que realizan los diferentes ciclos comentados se ha obtenido de la web del Ministerio de Educación y Formación Profesional <https://www.todofp.es/que-estudiar/oe/electricidad-electronica.html>)

Respecto el nuevo ciclo formativo de grado superior "**Técnico Superior en Tecnología Aplicada de Sistemas Electrónicos**", seguirá la misma normativa de acceso definida para los ciclos formativos de grado superior.

Se sugiere analizar el Anexo 4 como ejemplo del equipamiento requerido de un **laboratorio de formación profesional en microelectrónica** con un coste estimado de **110.000 euros**. **El coste total dependerá del número de laboratorios que se equipen en función de la oferta disponible**. Para ello, se ha considerado que con un laboratorio de este estilo es posible formar a 60 alumnos anualmente. Con ello, con el equipamiento de 10 laboratorios se conseguiría cubrir las necesidades de 600 alumnos de FP anualmente, que se considera suficiente. En el supuesto de **10 laboratorios** en el periodo 2023-2027 el coste total es de **1.110.000 euros**.

Estimación total de costes de recursos materiales: 97.691.000 euros
Estimación total de costes de recursos materiales con cargo al PERTE: 79.751.000 euros

7.3.3 Financiación de recursos humanos

La segunda partida fundamental para la implementación del plan de formación propuesto es la relativa a recursos humanos. El Grupo de Trabajo ha realizado sus estimaciones teniendo presente la necesidad de disponer de personal a diferentes niveles de especialización con financiación progresiva para todo el periodo 2023-2027 para cubrir las necesidades formativas estimadas que no pueden cubrirse con el profesorado y personal técnico existente actualmente.

- Las partidas presupuestarias contempladas cubren:
 - Profesorado
 - Técnicos de laboratorio
 - Tutores empresariales
 - Doctorandos
 - Becas de alumnos máster, títulos propios y FP

7.3.3.1 Financiación de profesorado

Un elemento clave para la ejecución del plan de formación es disponer de profesorado con los conocimientos y la motivación necesaria capaz de cubrir la docencia al número de alumnos estimado en secciones anteriores de este documento.

De acuerdo con uno de los principios establecidos previamente, se estima que un porcentaje considerable de los costes totales de esta partida (entre un 30%-50% en función del tipo de personal) debería proceder de **programas complementarios entre las CCAA y la Administración General del Estado** al objeto de poder cubrir todos los objetivos con recursos adicionales a los asignados al PERTE Chip. Estos porcentajes pueden variar anualmente durante el tiempo de duración de los contratos de personal. "

Las partidas de profesorado contemplado no tienen en cuenta otros tipos de plazas de profesorado permanente (p.ej. contratados doctores, profesores titulares, catedráticos) que el Grupo de Trabajo ve difícil encuadrar en la financiación derivada de un PERTE. No obstante, este tema deberá ser objeto explícito de discusión en función de los compromisos de estabilización posterior a los que pueda llegarse.

- Contratación de profesorado universitario necesario para cubrir la enseñanza adicional a la actual descrita en el documento:
 - Profesores ayudante doctor

Se considera esta figura muy relevante para satisfacer los objetivos del plan de formación propuesto desde dos puntos de vista complementarios: se trata de profesorado que puede asumir obligaciones docentes y, en general, son doctores jóvenes lo que puede ayudar a reducir el problema de envejecimiento de la plantilla, motivar el desarrollo de tesis doctorales y, en algunos casos, nutrir las necesidades de la industria.

- 60 profesores ayudantes doctores adicionales en el periodo 2023-2029
 - ❖ 20 en 2023 hasta 2027
 - ❖ 30 en 2024 hasta 2028
 - ❖ 10 en 2025 hasta 2029
- Coste estimado:
 - Coste individual anual: 50.000 euros
 - Con cargo al PERTE Chip: 30.000 euros
 - Con cargo a las CCAA: 20.000 euros
 - Coste total estimado para cuatro años de contratos
 - Con cargo al PERTE Chip (en el supuesto de que puedan financiar contratos hasta 2029)
 - 20 contratos 2,4M€ + 30 contratos 2,7M€ + 10 contratos 1,2M€: 6.300.000 euros
 - Con cargo a las CCAA:
 - 20 contratos 1,6M€ + 30 contratos 2,4M€ + 10 contratos 0,8M€: 3.800.000 euros

Coste total ayudantes doctores con cargo al PERTE (2023-2027): 6.300.000 euros
Coste total de ayudantes doctores (2023-2027): 10.100.000 euros

- Profesores asociados
Se propone la contratación de profesores asociados "reales" procedentes de expertos de la empresa privada del sector de microelectrónica para cubrir las necesidades formativas derivadas de necesidades empresariales con personas ya

formadas. Adicionalmente, se considera que la medida es una fórmula adecuada para fortalecer la relación entre el sector público y el sector privado.

- 120 profesores asociados procedentes de la empresa (equivalentes a dedicación a 3+3)
 - ❖ 30 en 2023
 - ❖ 50 en 2024 (80 acumulados)
 - ❖ 40 en 2025 (120 acumulados)
- Coste individual anual: 20.000 euros
 - Con cargo al PERTE (50%): 10.000 euros
 - Con cargo a las universidades/CCAA/empresa (50%): 10.000 euros
- Se sugiere una contribución empresarial en base a la reducción equivalente de su actividad en la empresa.

- Coste total estimado cuatro años:

Coste total con cargo al PERTE (300.000+800.000+1.200.000): 2.300.000 euros

Coste total profesores asociados: 4.600.000 euros

7.3.3.2 Técnicos de laboratorio

Para la formación práctica de los alumnos en los cursos previstos es absolutamente necesario contar con un número adecuado de personal técnico especializado en laboratorios y salas limpias de los que el sistema público tiene un déficit considerable.

- Técnicos de laboratorio

- **80 técnicos de laboratorio adicionales** (no solamente de sala limpia) en el periodo 2023-2027 que, posteriormente, las universidades o los centros de investigación deberán incorporar a la plantilla.

Se considera necesaria una incorporación progresiva dada la previsible dificultad en disponer de ellos y también por los plazos para disponer de equipos y desarrollar las actividades formativas:

- 20 en 2023
- 20 en 2024
- 20 en 2025
- 20 en 2026
- Coste estimado:
 - Coste individual anual: 50.000 euros
 - Con cargo al PERTE Chip: 30.000 euros
 - Con cargo a las CCAA: 20.000 euros

- Coste total estimado para cuatro años de contrato:

- Año 2023 (20x50.000): 1.000.000 euros
- Año 2024 (40x50.000): 2.000.000 euros
- Año 2025 (60x50.000): 3.000.000 euros
- Año 2026 (80x50.000): 4.000.000 euros
- Coste total: 10.000.000 euros

Coste total de técnicos de laboratorio PERTE Chip 2023-2026): 6.000.000 euros

Coste total de técnicos de laboratorio 2023-2026): 10.000.000 euros

7.3.3.3 Contratos predoctorales

El objetivo del PERTE de fortalecer y consolidar el sector español de la microelectrónica y de los semiconductores con capacidad de diseño avanzado implica disponer de personas capacitadas para realizar actividades de I+D. La fuente habitual de las mismas es la formación de doctorado.

Por este motivo, el plan de formación propuesto atiende a este objetivo con dos medidas complementarias ya conocidas en el sistema español de ciencia y tecnología: formación de personal investigador (tipo FPI), y doctorados industriales. Las condiciones económicas deben ser atractivas para este personal y no necesariamente similares a las que se encuentren en otras convocatorias establecidas por las AAPP.

Por otro lado, y para poder dar continuidad a los contratos predoctorales se ha considerado necesaria la creación de un número relevante de plazas de profesorado ayudante doctor. Posiblemente, sería útil establecer alguna ayuda de transición de corta duración (hasta seis meses) para poder incorporarse a la industria, centros de investigación o a una plaza de profesorado.

- Programa FPI específico del PERTE:
 - 40 contratos de FPI en microelectrónica y semiconductores
 - 20 contratos en 2023
 - ❖ 20 contratos en 2024

El programa a través de las prórrogas de los contratos continuará hasta 2027
- Coste individual anual con cargo al PERTE: 25.000 euros
Un complemento a esta cifra deberá aportarse por las universidades con cargo a proyectos para que sea atractiva para posibles estudiantes. La cifra total no tiene por qué ser la misma necesariamente en todos los casos con un tope de 50.000 euros.
- Coste total estimado:
 - Año 2023 (20 contratos): 500.000 euros
 - Año 2024 (40 contratos): 1.000.000 euros
 - Año 2025 (40 contratos): 1.000.000 euros
 - Año 2026 (40 contratos): 1.000.000 euros
 - Año 2027 (20 contratos): 500.000 euros

Coste total de doctorados FPI con cargo al PERTE (2023-2027): 4.000.000 euros

- Programa de doctorados industriales del PERTE:
Una modalidad de estudios de doctorado que ha conseguido un interés creciente (clave para reducir el gap entre universidades y empresa, alineando las investigaciones con los intereses industriales) es el denominado doctorado industrial en el que el estudiante desarrolla su tesis doctoral en las instalaciones de una empresa con una doble tutoría (por parte de un tutor de la empresa y otro de la universidad) y en un tema de tesis doctoral seleccionado por la empresa. El Grupo de Trabajo considera que este esquema es especialmente apropiado en el caso del PERTE Chip al asegurar con ello la realización de tesis doctorales en temas de interés para las empresas de sector y facilitar el que los jóvenes doctores puedan continuar su desarrollo profesional en la empresa.

De igual manera que en la modalidad de FPI, se considera posible disponer de 40 estudiantes interesados con los costes que seguidamente se indican:

- 40 contratos de doctorados industriales en microelectrónica y semiconductores
 - 20 contratos en 2023
 - 20 contratos en 2024

El programa a través de las prórrogas de los contratos continuará hasta 2027
- Coste individual anual con cargo al PERTE: 25.000 euros

Un complemento a esta cifra deberá aportarse por las empresas con cargo a sus propios presupuestos. La cifra total no tiene por qué ser la misma necesariamente en todos los casos y dependerá de la empresa hasta un tope de 50.000 euros.

- Coste total estimado:
 - Año 2023 (20 contratos): 500.000 euros
 - Año 2024 (40 contratos): 1.000.000 euros

- Año 2025 (40 contratos): 1.000.000 euros
- Año 2026 (40 contratos): 1.000.000 euros
- Año 2027 (20 contratos): 500.000 euros

Coste total de doctorados industriales con cargo al PERTE (2023-2027): 4.000.000 euros

Esta modalidad debería complementarse con una partida específica procedente de la empresa para la financiación de tutores empresariales o la reducción equivalente de su actividad para poder dedicarse a esta función.

7.3.3.4 Programas de becas a estudiantes

La experiencia durante la última década con una reducción significativa de los alumnos matriculados en titulaciones cercanas a la microelectrónica exige la puesta en marcha de medidas específicas que favorezcan un incremento real de los mismos. Para ello, se ha considerado la financiación de becas de matrícula y para la realización de trabajos fin de máster.

- 250 becas anuales de matrícula en másteres y especialistas
 - Coste individual estimado
 - Para títulos oficiales: 2.000 euros
 - Para títulos propios: 3.000 euros
 - Coste total estimado:
 - 150 becas para títulos oficiales: 300.000 euros
 - 100 becas para títulos propios: 300.000 euros
 - Coste total anual: 600.000 euros
 - Coste total 5 años con cargo al PERTE (2023-2027): 3.000.000 euros
- 80 becas anuales para la realización de Trabajos Fin de Máster (TFM)
 - Coste individual estimado: 5.000 euros
 - Coste total anual: 400.000 euros
 - Coste total 5 años (2023-2027): 2.000.000 euros
- 200 becas de prácticas en empresa en formato FP Dual
 - Coste individual estimado: 3.000 euros
 - Coste total anual: 600.000 euros
 - Coste total 5 años (2023-2027): 3.000.0000 euros

Coste total de los programas de becas con cargo al PERTE: 8.000.000 euros

Estimación total de costes de recursos humanos con cargo al PERTE: 30.600.000 euros
Estimación total de costes de recursos humanos: 44.700.000 euros (2023-2027)

La suma de todas las partidas indicadas de recursos humanos conduce a la siguiente estimación:

| Actuación | Coste PERTE | Coste total |
|-----------------------------------|-------------------------|-------------------------------|
| Profesores ayudantes doctores | 6.300.000 euros | 10.100.000 euros |
| Profesores asociados | 2.300.000 euros | 4.600.000 euros |
| Técnicos de laboratorio | 6.000.000 euros | 10.000.000 euros |
| Contratos predoctorales FIP | 4.000.000 euros | Variable Max: 6.000.000 euros |
| Contratos doctorados industriales | 4.000.000 euros | Variable Max. 6.000.000 euros |
| Becas matrículas | 3.000.000 euros | 3.000.000 euros |
| Becas realización TFM | 2.000.000 euros | 2.000.000 euros |
| Becas de prácticas FP Dual | 3.000.000 euros | 3.000.000 euros |
| Costes totales | 30.600.000 euros | 44.700.000 euros |

7.3.4 Otros costes

Más allá de la asignación de los recursos económicos indicados en las secciones anteriores para cada una de las medidas propuestas, el reto al que se enfrenta la implementación del plan de formación propuesto en este documento es el de atraer a profesores y a estudiantes. La experiencia acumulada y las tendencias decrecientes en los últimos años, tanto en alumnos de los estudios universitarios como de FP relacionados, indican que la tarea no es sencilla y que requiere de actuaciones enérgicas y urgentes como las que se han indicado previamente.

Por todo ello, desde el punto de vista del Grupo de Trabajo, una eficaz implementación de todas las medidas indicadas aconseja financiar con cargo al PERTE Chip un conjunto de **medidas de acompañamiento** que incrementen el interés de las instituciones públicas, de las empresas y de los potenciales estudiantes hacia la microelectrónica.

Las **medidas de acompañamiento** propuestas y los costes estimados con cargo al PERTE Chip son las siguientes:

- Elaboración de material de divulgación:
 - Videos sobre la microelectrónica, el desarrollo profesional y los estudios
 - Folletos sobre la microelectrónica, el desarrollo profesional en este ámbito y los estudios incluidos en el PERTE Chip
 - Creación y mantenimiento de un portal online específico
 - Coste total (2023-2027): 1.400.000 euros
- Visitas a centros universitarios, de enseñanza media o de formación profesional con el fin de motivar a estudiantes acompañados de conferencias.
 - Coste: 100.000 anuales
 - Coste total (2023-2027): 500.000 euros
- Visitas a empresas del sector con estudiantes universitarios, de enseñanza media y de FP:
 - Coste: 100.000 euros anuales
 - Coste total (2023-2027): 500.000 euros

Coste total estimado de estas medidas con cargo al PERTE: 2.400.000 euros

Asimismo, se considera necesario crear una estructura mínima de una **comisión de seguimiento** que pueda actuar como dinamizadora de las medidas de acompañamiento indicadas, de mantenimiento de la red de formación, de seguimiento de la demanda y oferta formativa, y de monitorización de los resultados. Estas actuaciones implicarán la contratación de 3 ó 4 personas que puedan organizar las reuniones, elaborar y editar informes anuales de seguimiento del plan de formación, la organización de eventos, etc. El coste estimado es:

- Coste anual de la Comisión de Seguimiento: 180.000 euros

Coste total estimado de la comisión con cargo al PERTE (2023-2027): 900.000 euros

Coste total estimado de otros costes con cargo al PERTE: 3.300.000 euros

- **Tabla de resumen de otros costes totales del plan de formación propuesto**

| Partidas del plan de formación | Costes totales con cargo al PERTE | Costes totales |
|--------------------------------|-----------------------------------|--------------------------|
| Recursos materiales | 79.751 000 euros | 97.691 000 euros |
| Recursos humanos | 30.600.000 euros | 44.700.000 euros |
| Otros costes | 3.300.000 euros | 3.300.000 euros |
| Totales | 113.651 000 euros | 145 691 000 euros |

El Grupo de Trabajo no ha considerado ninguna distribución ni por CCAA ni por universidades de las cantidades indicadas en la tabla anterior asumiendo que no es el momento para ello y que, previamente, es necesario conocer la respuesta al presente plan por parte del PERTE Chip, así como la disposición de las CCAA y de las empresas en asumir las cofinanciaciones indicadas, y los procedimientos administrativos requeridas. Sin las cofinanciaciones indicadas, el coste total debería ser cubierto por el PERTE Chip para satisfacer los mismos objetivos.

8 CONCLUSIONES

La presente propuesta de estrategia de formación para la microelectrónica y los semiconductores se ha elaborado con el objetivo principal de **proporcionar al Comisionado Especial del PERTE Chip información suficiente para la toma de decisiones** sobre los aspectos formativos requeridos para cubrir los objetivos planteados en el citado PERTE, teniendo en cuenta los intereses del sector empresarial español. El Grupo de Trabajo está dispuesto a debatir el contenido de este documento y proporcionar información detallada, si fuera requerido por el Comisionado, sobre las propuestas incluidas en el mismo y su valoración económica.

Seguidamente, se resumen las **conclusiones principales del trabajo realizado**:

1. La creación de **un plan formativo sobre microelectrónica**, realista a largo plazo y en diferentes niveles educativos, desde la formación profesional al doctorado, es una **condición necesaria para satisfacer los objetivos del PERTE Chip** y deberá, por tanto, considerarse en la asignación de recursos de manera prioritaria.
2. La ejecución del plan formativo aquí presentado deberá **adecuarse de forma flexible** tanto en los contenidos formativos como en el volumen de personal formado a la propia evolución del PERTE Chip y del sector de microelectrónica en España, con el fin de conseguir el mayor grado de empleabilidad del personal formado en un **horizonte temporal a largo plazo, más allá del periodo de ejecución del PERTE Chip**.
3. **La implicación del sector empresarial en el proceso formativo**, tanto mediante la participación de sus expertos en la impartición de determinados contenidos y en la tutorización de trabajos fin de grado o de máster, así como con la apertura del uso de equipamientos e instalaciones específicas que posean a los estudiantes, es un elemento clave del éxito al asegurar la adecuación de los contenidos formativos a la evolución de sus necesidades.
4. Las necesidades formativas y las estimaciones sobre el volumen de personal requerido se han extraído de **encuestas realizadas por AMETIC a las empresas del ecosistema** cuyos datos se han contrastado con la experiencia de los participantes en el Grupo de Trabajo, con el fin de obtener el mayor grado de realismo posible dadas las disponibilidades actuales en el sistema educativo.
5. La **estimación** de muy alto nivel sobre el volumen de las necesidades de formación en los diferentes niveles educativos, tanto para tecnología de semiconductores como de diseño microelectrónico, arroja una **media anual superior a las 600-700 personas formadas en todos los niveles**, teniendo en cuenta un escenario realista de la situación de España y de la UE. Esto implica un incremento muy significativo de las capacidades actuales del sistema educativo (teniendo en cuenta que, si se abriera una *foundry*, estas estimaciones serían superiores).
6. Aunque las necesidades concretas derivadas de la participación del sector empresarial en proyectos financiados por el PERTE Chip o de programas de microelectrónica europeos pueden ser muy detalladas, **los procesos de formación deben adoptar una visión más general que capacite al estudiante en un conjunto de áreas temáticas amplias que asegure su empleabilidad futura**. Por este motivo, el planteamiento general presentado puede complementarse con acuerdos bilaterales específicos entre empresas y universidades o centros de formación profesional concretos, o con empresas proveedoras de sistemas software y tecnologías que impartan contenidos propios de la actividad específica de la empresa en cuestión.
7. En la formación universitaria en microelectrónica y semiconductores se consideran **dos grandes áreas**: tecnología de semiconductores y diseño microelectrónico (con especial atención a RISC V), incorporando en ambos casos su aplicación a determinados campos como sensores, potencia, alta frecuencia, etc. y a sectores como el del automóvil, aeroespacial, medicina, entre otros.

8. La **implementación del programa de formación deberá realizarse de manera progresiva** pues la modificación o creación de la oferta formativa reglada descrita en el documento requiere periodos formales de aprobación dilatados. Ello hace que toda la oferta esté disponible hasta el curso académico 2023-2024, aunque sí es posible realizar ofertas de programas de posgrado durante el actual curso académico 2022-2023.
9. Las universidades españolas **forman actualmente en microelectrónica y semiconductores a un número de personas inferior a la propia oferta de estas mismas universidades** y a las estimaciones de necesidades previstas. Esta situación conduce a abordar un problema objetivo que es la **necesidad de hacer más atractiva la formación en microelectrónica** y evitar un cuello de botella en el desarrollo del sector que invalide el esfuerzo alrededor del PERTE y la consecución de sus objetivos.
10. La formación universitaria en microelectrónica y semiconductores debe centrarse tanto en **titulaciones de máster (≥ 60 ECTS) como de especialista (< 30 ECTS)**, así como a **cursos de posgrado ad hoc y cursos en línea en plataformas abiertas** (tipo Coursera) que respondan de forma más flexible a las necesidades de la industria.
11. En el ámbito de la **formación profesional**, es necesario crear la **oferta de un grado superior en microelectrónica de tipo dual** con una elevada implicación empresarial, pensando en el manejo de un conjunto de equipos y sistemas de prueba y mantenimiento mediante una red acotada de centros FP que participen de forma piloto, así como un año de especialización para alumnos que ya posean un grado superior en FP.
12. El logro de las actuaciones contempladas requerirá de la puesta en marcha de un **conjunto de medidas de acompañamiento** que permitan incrementar el conocimiento de la oferta y sus posibilidades, promover el interés entre los estudiantes universitarios y de FP, así como formar al profesorado necesario y favorecer su movilidad.
13. La **disponibilidad de recursos humanos adicionales** tanto de profesorado como de técnicos de laboratorio y de estudiantes de doctorado es una condición esencial para el éxito del plan de formación, y a la que deberá prestarse especial atención estableciendo incentivos salariales y de otra índole para que sea posible cubrir las plazas ofertadas
14. El fomento de **programas de patrocinio de empresas a estudiantes universitarios y de doctorado** para que puedan desarrollar sus líneas de trabajo e investigación con una orientación más industrial y a mercado, incluyendo los doctorados industriales, agilizando los plazos y procedimientos, es una acción necesaria para incrementar la cooperación público-privada y hacer más atractiva la oferta formativa.
15. El incremento del atractivo de los alumnos potenciales a esta formación deberá apoyarse con la creación de un **programa específico de becas de matrícula** para un porcentaje significativo de los alumnos (alrededor del 50%), así como la creación de becas para la realización de trabajos de fin de máster.
16. Se deben **potenciar las relaciones y colaboraciones con centros e instituciones extranjeros** especializados en microelectrónica (como IMEC, ITRI o similares), así como la incorporación de la figura de asesores y expertos internacionales tanto en las universidades como en las empresas, con el objetivo de garantizar la transferencia del conocimiento, así como el desarrollo de nuevas líneas tecnológicas.

Es necesario fijarse como meta la **retención de talento nacional y atraer a nuestro país talento extranjero** que suponga un diferencial competitivo, al mismo tiempo que se potencie la reincorporación de talento español actualmente en otros países.
17. La implementación del plan de formación requiere disponer de **recursos económicos suficientes** que cubran tanto la adquisición de sistemas hardware y software para la formación como la **disponibilidad de acceso a instalaciones disponibles tanto en el sector público como en el privado** con los que realizar una formación práctica para un número mayor de alumnos.

18. La financiación del plan de formación requiere, asimismo, disponer de **cofinanciación de las propias empresas**, en mayor medida en las partidas de recursos humanos con objeto de incrementar los recursos iniciales del PERTE Chip para formación y cubrir todos los objetivos en función del necesario compromiso que deben asumir para consolidar la microelectrónica española en el sector privado a largo plazo e incrementar con ello los recursos inicialmente asignados en el PERTE Chip para formación.
19. Es necesario, asimismo, **impulsar la cofinanciación por parte de las CCAA**, mediante programas complementarios liderados por la AGE buscando mecanismos ágiles que faciliten la cofinanciación a varios niveles administrativos en función del necesario compromiso que deben asumir para consolidar la microelectrónica española en el sector público a largo plazo e incrementar con ello los recursos inicialmente asignados en el PERTE Chip para formación.
20. La valoración económica efectuada de este plan de formación implica un **coste estimado para el PERTE Chip de 113.651 000 euros** y de un total, incluyendo la cofinanciación procedente de las Comunidades Autónomas y del sector empresarial, de más de 145 millones de euros hasta 2027.

ANEXO 1: MIEMBROS DEL GRUPO DE TRABAJO INDUSTRIA - ACADEMIA

Por parte de Universidades

1. Gonzalo **León** (UPM) (coordinador)
2. Raúl **Aragonés** (UAB)
3. Iban **Barrutia** (U. Mondragón)
4. Fernando **Calle** (UPM)
5. Jordi **Carrabina** (UAB)
6. Juan Francisco **Duque** (UNEX)
7. Ignacio **Esquivias** (UPM)
8. Amparo **Herrera** (UNICAN)
9. David **Jimenez** (UAB)
10. Juan Carlos **López** (UCLM)
11. Javier **López** Muñoz (UMA)
12. Jordi **Madrenas** (UPC)
13. Javier **Marti** (UPV)
14. Antonio **Rubio** (UPC)
15. Francisco Javier **Sebastián** (UNIOV)
16. Jaume **Segura** (UIB)
17. Antonio **Torralba** (US)
18. Eugenio **Villar** (UNICAN)

Han contribuido con aportaciones:

19. Angel Luis **Álvarez** (URJC)
20. M^a José **Avedillo** (CSIC-IMSE-CNM- US)
21. Roc **Berenguer** (TECNUN)
22. Alejandro **Braña** (MicroLAB- UAM)
23. Guillermo **Carpintero** (UC3M)
24. Elena **Castán** (UVa)
25. Marta **Clement** (CMDATIC-UPM)
26. José Luis **Costa** Krämer (IMN-CSIC)
27. Enrique **Diez** (USAL)
28. Salvador **Dueñas** (UVa)
29. Eduard **Fernández** (La Salle-URL)
30. Francisco **Gamiz** (CITIC-UGR)
31. Miguel Ángel **González** (UVa)
32. Daniel **Granados** (IMDEA)
33. Javier **Mateos** (USAL)
34. Antonio **Nuñez** (IUNAT-FEAM-ULPGC)
35. Luis **Parrilla** (UGR)
36. Jose Luis **Pau** (MicroLAB- UAM)
37. Joaquim **Puigdollers** (MNT-UPC)
38. Aurelio **Vega** (IUMA-ULPGC)

Por parte de Formación Profesional

1. Eloy **González** (Salesianos Sarriá)
2. Daniel **Serra** (Salesianos Sarriá)

Ha contribuido con aportaciones:

3. David **Badia** - Red de centros FP de La Salle

Por parte de Centros de Investigación

1. Luis **Fonseca** (CNM-CSIC)
2. Xavier **Muñoz** (CNM-CSIC)

Han contribuido con aportaciones:

3. Teresa **Serrano** (CNM-CSIC)

4. Antonio **Muñoz** (ULPG)

Por parte de AMETIC

1. Eduardo **Valencia** (coordinador)
2. José María **Insenser**
3. Marcos **Martínez**
4. Cristina **Protasio**

Y representantes de las entidades de AMETIC que conforma su Grupo de Trabajo de Microelectrónica, dentro de su Comisión de Industria Electrónica:

- ACCENTURE
- AMAISYS
- ANALOG DEVICES
- AYMING
- ANTOLIN
- ARQUIMEA
- BOSCH SECURITY SYSTEMS
- CALSENS
- CONSTATA
- COMMTIA
- CTC
- CNM-CSIC CENTRO NACIONAL DE MICROELECTRÓNICA
- D+T MICROELECTRÓNICA AIE
- EURECAT
- FAGOR
- FADA-CATEC
- FERMAX
- GRADIANT
- GRAPHENEA
- IGNION
- INDRA
- INETUM
- INFINEON
- INNOCV
- INSTITUTO RICARDO VALLE
- IPRONICS
- KDPOF
- LIBELIUM
- LUXQUANTA
- MAXLINEAR
- MAXWELL
- MWC
- NXP
- PREMO
- PHOTONICSENS
- SEMIDYNAMICS
- SIPEARL
- SIMON
- ST MICROELECTRONICS
- TECNALIA
- TELEVES
- T-SYSTEMS
- TECNÓPOLE
- UVAX
- VICOMTECH
- VLC PHOTONICS
- ZABALA

ANEXO 2. ÁREAS TEMÁTICAS DE INTERÉS FORMATIVO EN BASE AL IPCEI

El Anexo 2 desarrolla los contenidos temáticos de prioridades de I+D establecidos en el IPCEI europeo. Se ha considerado que esta clasificación tiene un valor de referencia a la hora de determinar los contenidos formativos, fundamentalmente en el nivel universitario, que deban atenderse. El Grupo de Trabajo es consciente de que el PERTE podría incluir proyectos con otros objetivos de I+D y que, tanto en el caso europeo como en el español, el número de empresas españolas participantes y sus necesidades de formación en un área concreta pueden ser muy pequeñas como para justificar una acción formativa.

1. Bloque SENSE (Smart Sensors)

| WP1: Herramientas EDA; Materiales incluyendo Substratos semiconductores; Equipamiento | WP2: Fabricación Front-End y Back-End; Desarrollo de procesos tecnológicos; ensamblado y encapsulado y test. | WP3: Componentes y Módulos | WP4: Subsistemas y sistemas para los sectores específicos (downstream industry) |
|---|--|---|---|
| <p>1. Materiales:</p> <ul style="list-style-type: none"> -Nuevos substratos para sensores inteligentes. -desarrollo de tecnologías de materiales 2D para tecnologías avanzadas de sensores | <p>1. Tecnologías avanzadas de película delgada (thin film):</p> <ul style="list-style-type: none"> -Desarrollo de sistemas de materiales emergentes y tecnologías avanzadas de deposición de películas delgadas: Desarrollo de materiales de películas delgadas de rendimiento ultra-alto como: materiales 2D (grafeno y TMDC), orgánicos, III-V, II-VI, magnéticos, piezoeléctricos y ferroeléctricos para tecnologías de detección en el tamaño del sustrato hasta 300 mm | <p>1. Sensores de ultra bajo consumo de energía para aplicaciones industriales, móviles y de IoT y sensores para habilitar sistemas energéticamente eficientes</p> | <p>1. (Sub-)Sistema de integración y validación de sensores para soluciones de movilidad automotriz, protección ambiental y gestión de energía</p> |
| <p>2. Equipos para proceso, caracterización, inspección metrológica, incl. EDA-herramientas.</p> <ul style="list-style-type: none"> - Acondicionamiento de señales. Operación con bajo voltaje y consumo. Filtrado. Conversión de datos AD y DA. Etc. - Desarrollo de modelos multi-físicos para co-simulación a nivel de circuito. | <p>2. Nuevas tecnologías de sensores, fabricación inteligente y calidad:</p> <ul style="list-style-type: none"> • Desarrollo de procesos de fabricación avanzados, incl. Tecnologías de recubrimiento/revelado/grabado húmedo: desarrollo, verificación y validación de tecnologías avanzadas de procesamiento de fabricación en tamaños de oblea de 100 mm, 200 mm y 300 mm para MEMS emergentes y dispositivos sensores - Técnicas de postproceso para sensores MEMS: mecanización y funcionalización de estructuras | <p>2. Sensores para la protección del medio ambiente y la seguridad alimentaria.</p> <ul style="list-style-type: none"> - Sistemas sensores para monitorización in situ de parámetros de calidad química y microbiológica del agua, suelo y aire. - Sistemas sensores portables de bajo coste para monitorización medioambiental. - Biosensores para control de seguridad alimentaria. | <p>2 Integración de (sub)sistemas y validación de sensores para una vida, salud y aplicaciones digitales seguras en entornos y espacios hostiles</p> <ul style="list-style-type: none"> • Fabricación piloto de sistemas de detección MEMS/CMOS/FET fabricables y escalables para aplicaciones biológicas (lab-on-chip). • Diseño de sistemas de detección para el aislamiento de biomarcadores en muestras orgánicas |

| | | | |
|---|--|---|---|
| <p>3. Equipos de montaje y prueba: -Metodología de diseño e implementación para probar la robustez y resiliencia de sensores, chips, obleas y elementos microelectrónicos en entornos hostiles (en términos de radiación, vibraciones y temperatura)</p> | <p>3. Integración heterogénea y tecnología de ensamblado y encapsulado. Combinación de materiales funcionales (materiales 2D, híbridos organo-inorgánicos, capas delgadas nanocristalinas) en ventanas sobre plataformas basadas en arquitecturas CMOS, para microsensor de un solo chip, o en microsistemas de sensores múltiples (MSM).</p> <ul style="list-style-type: none"> • 3D stacking y tecnologías de integración al nivel de oblea. - Tecnologías de microfluídica compatibles con circuitos integrados para el desarrollo de aplicaciones Lab-on-chip. | <p>3. Sensores para soluciones de movilidad automotriz - ADAS, LIDAR,</p> | <p>3. Integración de subsistemas para el tratamiento de señal de sensores inteligentes MEMS</p> |
| | <p>4. Test avanzados para sensores/MEMs integrados</p> | <p>4. Sensores para una vida y una salud seguras y protegidas Sistemas point of care para determinación de parámetros bioquímicos de interés diagnóstico en casa. Sistemas sensores wearable para monitorización de pacientes. Sistemas implantables para sensado/actuación en pacientes crónicos.</p> | |
| | | <p>5. Sensores para ambientes hostiles y espacio (no omitir este punto)</p> | |
| | | <p>6. Integración con tecnología CMOS de microdispositivos de medida eléctrica u óptica a escala micrométrica en un chip compatible con microfluídica, tales como espectrómetros de impedancia eléctrica (EIS) de banda ancha, o potencióstatos de bajo consumo (mW).</p> | |

2. Bloque THINK (Processors, Memories)

| WP1: Herramientas EDA; Materiales incluyendo Substratos semiconductores; Equipamiento | WP2: Fabricación Front-End y Back-End; Desarrollo de procesos tecnológicos; ensamblado y encapsulado y test. | WP3: Componentes y Módulos | WP4: Subsistemas y sistemas para los sectores específicos (downstream industry) |
|---|--|---|--|
| <p>1. Materiales avanzados incl. sustratos, gases, máscaras, etc. para las nuevas generaciones tecnológicas</p> <ul style="list-style-type: none"> -• Desarrollo y primera fabricación industrial de sustratos avanzados de obleas de silicio • Nueva tecnología de proceso de material de grafeno para circuitos fotónicos | <p>1. Plataformas tecnológicas de Front-end o Desarrollo de plataforma tecnológica para procesos CMOS puros y CMOS con memorias embebidas o Otras plataformas tecnológicas basadas en CMOS que incorporan características adicionales como potencia, capacidades de RF, elementos seguros o Plataformas tecnológicas basadas en nuevos principios (materiales 2D) o integración heterogénea</p> <ul style="list-style-type: none"> - Tecnología CMOS FDSOI -Tecnologías para memorias emergentes no volátiles (off-the-shelfy embebidas) | <p>1. IP y chips procesadores de uso general.</p> <ul style="list-style-type: none"> -Procesadores RISC-V de alto rendimiento, eficientes en energía, seguros y totalmente personalizables, con extensiones para AI/ML y seguridad -nuevos microcontroladores y microprocesadores de propósito general y especializados para abordar las necesidades de procesamiento de datos de varios sectores industriales, que incluyen, entre otras, consumo, industria pesada, banca, energía, salud, agricultura, IoT. | <p>1.-Desarrollo y diseño de sistemas</p> <ul style="list-style-type: none"> -Empaquetado de subsistemas para disipación de energía, protección EMC, hermeticidad • Actividad de ingeniería de sistemas para el desarrollo de sistemas. • Diseño y arquitectura del sistema escalable modular actualizable • Diseño y desarrollo de subsistemas para computación de alto rendimiento, rentable y energéticamente eficiente |
| <p>2. Herramientas EDA y Modelado.</p> <ul style="list-style-type: none"> • Introducir nuevas herramientas de diseño y modelado para resolver nuevos problemas que surgen en tecnologías avanzadas | <p>2 Plataformas tecnológicas de back-end(Encapsulado)</p> <ul style="list-style-type: none"> -Nuevas plataformas de tecnología de fabricación back-endpara circuitos lógicos -Nuevas nanoestructuras de tipo Back-end -Desarrollo de integración de sistemas utilizando tecnologías de empaquetado – 2.5D, 3D, Chiplet Integration. | <p>2. IPs y Chips para IA(ML) y HPC.</p> <ul style="list-style-type: none"> -desarrollar soluciones neuromórficas basadas en memristor que representarán un enfoque novedoso para que los fabricantes de dispositivos y equipos implementen funciones de IA. -desarrollar aceleradores para satisfacer las crecientes demandas de procesamiento de datos de la investigación y la industria con una solución informática escalable, de alto rendimiento y ultraeficiente en energía FPGAs Nuevos ADC/DAC (ultra bajo consumo, AF.) -Nuevas unidades de vector y tensor optimizadas para el cálculo de IA | <p>2. Software y técnicas de virtualización (incluidos gemelos digitales)</p> <ul style="list-style-type: none"> • Desarrollo de simulación/emulación de sistemas electrónicos como gemelos digitales • Desarrollo de firmware/servicios/librerías que permitan controlar el sistema • Desarrollo de infraestructura de TI para respaldar la implementación del sistema • Desarrollo de cadena de herramientas para configuración, integración y prueba de firmware/servicios/algoritmos |
| <p>3. Equipamiento (Litografía, Deposición, Grabado, Metrología, etc.) para la generación de nuevas tecnologías</p> | <p>3. Introducción de nuevos métodos en la fabricación y el control de la cadena de suministro, como IA, nuevos métodos de automatización, mantenimiento predictivo, etc.</p> | <p>3. IPs y Chips para automoción y seguridad</p> | |

| | | | |
|--|--|---|--|
| | | <p>4.- IPs y chips para la gestión de la energía y baterías. Sistemas autoalimentados basados en reacciones bioelectroquímicas con enzimas o bacterias. Sistemas basados en células de combustión para alimentación de sensores y/o dispositivos electrónicos de pequeño tamaño.</p> | |
| | | <p>5.- Nuevos chips de memoria y tecnologías asociadas.</p> | |

3. Bloque ACT (Semiconductores de Potencia)

| WP1: Herramientas EDA; Materiales incluyendo Substratos semiconductores; Equipamiento | WP2: Fabricación Front-End y Back-End; Desarrollo de procesos tecnológicos; ensamblado y encapsulado y test. | WP3: Componentes y Módulos | WP4: Subsistemas y sistemas para los sectores específicos (downstream industry) |
|---|---|--|---|
| <p>1. Herramientas EDA específicas para diseño de circuitos de potencia (análisis térmico, crosstalk, etc.) y equipamiento específico para fabricación y caracterización de circuitos de potencia.</p> <p>-software de modelado y simulación para respaldar el desarrollo y la caracterización de dispositivos semiconductores de silicio y WBG (Sentaurus Device TCAD, Sentaurus Process TCAD, Taurus MEDICI, etc).</p> <p>- Desarrollos Si: Itinerario formativo dedicado en Cadence Virtuoso+EDA asociado (PVS+EXT mínimo) y si es posible en otra segunda herramienta</p> <p>- Desarrollos III-V (y otros sustratos no silicio): Formación en ADS (+Momentum+FEM) o en MWO (+Axiem)</p> <p>2. Desarrollo de materiales avanzados más allá de Silicon Power de última generación para aplicaciones de potencia en alta frecuencia, así</p> | <p>1. Tecnologías basadas en Silicio. - Tecnologías BCD (Bipolar CMOS DMOS) para dispositivos de potencia inteligentes, que integran dispositivos lógicos y analógicos con componentes de potencia, lo que permite soluciones de un solo chip que incorporan varias funciones lógicas y de potencia, para la diversificación en varios campos de aplicación. - MOSFET basados en Si: desarrollo de tecnologías MOSFET ultradelgadas avanzadas en varias clases de voltaje - Tecnologías IGBT: - Tecnologías CMOS con funcionalidades especiales para DisplayDriver Interfaces</p> <p>2. Tecnologías basadas en WBG y otros nuevos materiales: SiC, GaN, "GaAs avanzado" para aplicaciones de potencia en alta frecuencia - Reglas de diseño de banda prohibida ancha en alta frecuencia - Procesos de banda prohibida ancha en alta frecuencia</p> | <p>1.-Dispositivos de Potencia de Silicio y Smart Power.</p> <p>2.-Dispositivos de Potencia SiCy GaN.</p> <p>- Desarrollo de transistores MOSFET de SiC para tensiones superiores a los 600V y hasta los 10kV. HEMTs de GaN de hasta 1kV. Desarrollo de dispositivos bipolares de SiC de muy alta tensión (>15kV). Desarrollo de los dispositivos con sus encapsulados y/o módulos óptimos.</p> <p>- Formación en modelado de componentes (Colaboración Foundries/Univ/Empresa) para su uso en librerías de tecnologías nuevas o refinado de las librerías existentes en herramientas EDA</p> <p>3.- Módulos y encapsulados de dispositivos de Potencia. - Desarrollo de nuevas técnicas de integración de dispositivos de</p> | <p>1.-Diseño de Placas de circuito impreso con componentes WBG y Smart Power de altas prestaciones. Tecnologías de "power chip embedding" en PCBs.</p> <p>2.-Bloques electrónicos de potencia</p> <p>Diseño de módulos de potencia con las funcionalidades requeridas por los principales sectores de aplicación (renovables, tracción, calentamiento inductivo, etc.).</p> <p>3.- Sistema de Electrónica de Potencia / Actuadores - Concepto, Integración y Validación</p> <p>4.- Estandarización para sistemas electrónicos de potencia fiables y sostenibles</p> <p>-Técnicas de análisis de robustez y fiabilidad de dispositivos de potencia. Desarrollo de técnicas de diseño para la fiabilidad. Técnicas de monitoreo en línea y prognosis.</p> |

| | | | |
|--|--|--|--|
| <p>como tecnologías de banda prohibida ancha (WBG), especialmente SiC, GaN y GaAs avanzado con diferentes diámetros de oblea (100 mm, 150 mm, 200 mm y 300 mm).</p> <p>3.Desarrollo de materiales avanzados más allá de Silicon Power de última generación para aplicaciones de potencia, así como tecnologías de banda prohibida ancha (WBG), especialmente SiC y GaN y banda prohibida ultra-ancha (UWBG), especialmente diamante y óxido de galio, con diferentes diámetros de oblea (100 mm, 150 mm, 200 mm y 300 mm).</p> <p>4.Desarrollo de materiales avanzados para el encapsulado de dispositivos de alta potencia: cerámicas, composites de matriz metálica, encapsulantes para alta temperatura, etc.</p> | <ul style="list-style-type: none"> - Test y encapsulado para dispositivos y circuitos de banda prohibida ancha en alta frecuencia. - Investigación y divulgación de documentación guía o “buenas prácticas” en la gestión térmica para aplicaciones de alta potencia. P.ej.: Indicaciones para la construcción práctica de encapsulados o prototipos/montajes de medida como montajes de medida para amplificadores MMIC GaN, SiC etc.de varios W de potencia en ondas milimétricas) - Formación en simulación 3D-EM de chips que combinan varias tecnologías <p>3. Tecnologías de actuación y harvesting (MEMS, etc.) Películas delgadas de alto rendimiento: para fabricación de MEMS Procesos y tecnologías de fabricación de M(O)EMS Desarrollo de soluciones de harvesting y eficiencia energética Pruebas de fiabilidad, vida útil y robustez de MEMS</p> <p>4- Desarrollo de técnicas y equipos de test avanzado para hacer frente a los retos impuestos por los nuevos dispositivos y materiales de potencia. Técnicas termográficas, de análisis óptico, test de fiabilidad y robustez, análisis de fallos, etc.</p> | <p>potencia (double side cooling, chip embedding, etc.).</p> <p>4.- Actuadores y micro-LEDs</p> <p>5.- Eficiencia energética y harvesting.</p> | |
|--|--|--|--|

4. Communicate (Chips de comunicaciones: ópticas, inalámbricas (5G/6G), WiFi...)

| | | | |
|--|--|--|---|
| <p>WP1: Herramientas EDA; modelado y simulación; Materiales incluyendo Substratos semiconductores; Equipamiento</p> | <p>WP2: Fabricación Front-End y Back-End; Desarrollo de procesos tecnológicos; ensamblado y encapsulado y test.</p> | <p>WP3: Componentes y Módulos</p> | <p>WP4: Subsistemas y sistemas para los sectores específicos (downstream industry)</p> |
|--|--|--|---|

| | | | |
|--|--|--|---|
| <p>1.Herramientas EDA - Desarrollo de la herramienta de análisis de “crosstalk” electromagnético para chips de nodos avanzados y alta frecuencia, lo que permite reducir el consumo de energía, la cantidad de silicio, el riesgo de diseño, el costo y el tiempo. - Herramientas de diseño RISC-V EDA para aceleradores en comunicación por radio, para acelerar el diseño de nuevas arquitecturas de procesador de dominio específico. Con enfoque en la arquitectura AI/ML como los motores Vector y que trabaje de manera muy eficiente con el subsistema de memoria para lograr un consumo de energía ultra-bajo</p> <p>- Desarrollos Si: Itinerario formativo dedicado en Cadence Virtuoso+EDA asociado (PVS+EXT mínimo) y si es posible en otra segunda herramienta Desarrollos III-V (y otros sustratos no silicio): Formación en ADS (+Momentum+FEM) o en MWO (+Axiem)</p> | <p>1.- Tecnología fotónica 1.- Tecnología fotónica</p> <ul style="list-style-type: none"> • Procesos de microfabricación (fotolitografía, oxidación, implantación, técnicas de depósito y grabado, metalización, limpieza de superficies). • Técnicas de caracterización “in-line”: espectroscopia, elipsometría, interferometría, perfilometría, FTIR, microscopia confocal, tensión mecánica. • Caracterización “of-line” estructural (SEM, FIB), composicional (EDX)... • Bloque de encapsulado: Corte y pegado de chips sobre sustratos, tipología de sustratos, alineamiento fibra-guía, técnicas de flip-chip, soldadura... Técnicas de caracterización de circuitos fotónicos integrados (optical probe station, fibre alignment, | <p>1.- Fotónica integrada, optoelectrónica y SoC de Procesado Digital de la señal.</p> <ul style="list-style-type: none"> • Conceptos básicos: interacción luz-materia • Componentes en fotónica integrada: pasivos (guías, divisores), pasivos-dinámicos (moduladores). • Componentes activos: fuentes, detectores, moduladores, amplificadores. • Plataformas de integración fotónicas: Si, SiN, GaAs, InP... • Simulación y modelado estructuras semiconductoras de baja dimensionalidad de circuitos fónicos integrados con el uso de herramientas como (LUMERICAL, COMSOL, etc.) Diseño de circuitos fónicos integrados usando state of the art PDKs. | <p>1.- Subsistemas ópticos</p> <ul style="list-style-type: none"> • LIDAR, OPA • Quantum integrated photonics communications ... • Photonic integrated biosensing • Microwave photonics (5G/6G) • Data centres (optical modulators) • Neuromorphic computing (photonic integrated circuits synapses, photonic neural networks) Imaging and display Photonic memories Integrated biophotonics |
| <p>2.- Equipos y sistemas de instrumentación y test para sistemas 5G y los futuros de 6G en la banda de frecuencias de las ondas milimétricas.</p> <p>- Dotar Universidades y empresas de estaciones de puntas con analizadores hasta 67 o 100GHz Junto con cursos de doctorado específicos para su utilización en las disciplinas técnicas, y seminarios en las empresas.</p> <p>- Equipar con salas limpias para estaciones de unión mediante bonding (Junto con formación de personal)</p> <p>- Asignar el equipamiento anterior con una distribución geográfica que permita disponer en un radio razonable de ese equipamiento a quien lo necesite (mediante pago por uso, o subvención pública, etc.)</p> | <p>2.- GaN y otras tecnologías de RF relacionadas con III-V</p> <p>- Investigación y divulgación de documentación guía o “buenas prácticas” en la gestión térmica para aplicaciones de alta potencia. P.ej.: Indicaciones para la construcción práctica de encapsulados o prototipos/montajes de medida para amplificadores MMIC GaN, SiC etc.de varios W de potencia en ondas milimétricas)</p> <p>- Formación en modelado de componentes (Colaboración Foundries/Univ/Empresa) para su uso en librerías de tecnológicas nuevas o refinado de las librerías existentes en herramientas EDA</p> <p>- Formación en simulación 3D-EM de chips que combinan varias tecnologías</p> | <p>2.- SoC de RF y Procesado Digital de la Señal.</p> <p>-Algoritmos, bloques de IP y soluciones de sistema en chip (SoC) para aplicaciones en 5G, 6G y WiFi7, incluido IoTde ultra baja potencia.</p> | <p>2.- Subsistemas Radio</p> |

| | | | |
|---|--|---|--|
| <p>3.- Desarrollo de materiales avanzados para RF que admitan las especificaciones 5G y 6G adicionales, sirviendo a aplicaciones nuevas y diversas y que requieran un aumento en las frecuencias. También incluye sustratos avanzados para fotónica que permiten aumentar aún más las tasas de transmisión de enlaces ópticos y reducir el consumo de energía en los centros de datos de hiperescalade próxima generación.</p> | <p>3.- Tecnologías CMOS Etapas y procesos microelectrónicos basados en tecnología planar compatibles con tecnología CMOS. Formación práctica en la fabricación de dispositivos mediante esta tecnología (sputtering, evapocación, etching, implantación, fotolitografía, etc.) Estado del arte de las tecnologías CMOS. Desarrollo de nuevas generaciones de tecnologías RF BiCMOS, RFCMOS, RFSOI, FDSOI para cumplir con los requisitos de frecuencias de radio para telecomunicaciones, detección de radar y procesamiento de datos/señales de alta velocidad</p> <ul style="list-style-type: none"> • RF-Switches para futuras comunicaciones inalámbricas • Desarrollo de nuevas generaciones de tecnologías RF BiCMOS, RFCMOS, RFSOI, FDSOI para cumplir con los requisitos de frecuencias de radio para telecomunicaciones, detección de radar y procesamiento de datos/señales de alta velocidad • RF-Switches para futuras comunicaciones inalámbricas | <p>3.- Convertidores AD y DA</p> | <p>3.- Co-diseño Hardware/software</p> |
| <p>4.- Polisilicio: Los sustratos de obleas de silicio necesarios para RF requieren una "resistividad" específica muy alta para fabricar dispositivos para aplicaciones 5G/6G (filtros, etc.) en ellos. El polisilicio es la materia prima directa utilizada para hacer crecer los cristales a partir de los cuales se fabrican las obleas de silicio. Un siguiente nivel de polisilicio de mayor pureza permitirá/apoyará mejoras/tareas relacionadas con el sustrato, para fotónica integrada y RF</p> | <p>4. Tecnología SAW - Desarrollo de filtros SAW (Surface Acoustic Wave) para frecuencias más altas y mayor ancho de banda basados en películas delgadas piezoeléctricas avanzadas sobre sustratos híbridos de alto rendimiento de 150 mm y 200 mm de diámetro.</p> <p>5.- Tecnologías avanzadas de encapsulado, ensamblado y test - Formación en simulación 3D-eM de encapsulados</p> | <p>4.- Aceleradores de dominio específico basado en RISC-V y/o ARM</p> <p>5.- Diseño de RF y amplificadores de potencia eficientes - Formación académica/en empresas: contenido específico de diseño en topologías características más adecuadas para cada aplicación (Amp. distribuida para BW, Doherty para muy alta P etc.)</p> <p>6.- Chips para ciberseguridad e IoT avanzado</p> | <p>4.- Edge Cloud and Edge AI (RAN/IOT)</p> |

ANEXO 3. DESCRIPCIÓN INICIAL DE CONTENIDOS FORMATIVOS

Un listado **orientativo** de las competencias requeridas para la capacitación reglada (grados, másteres, doctorados, cursos propios etc.) y la ofrecida a la industria (basada en los anteriores o formada ad-hoc en función a las necesidades particulares de cada empresa) es el que se indica a continuación.

Detalle adicional de contenidos formativos en diseño microelectrónico

Diseño de Circuitos Integrados

- Metodologías y herramientas asociadas a los flujos de diseño
- Alternativas de integración y encapsulado: System-on-chip, System-in-Package, módulos, PCBs
- Funcionamiento, caracterización y modelado de los componentes básicos (transistores, puertas, pads, etc.)
- Criterios de selección de tecnologías microelectrónicas de fabricación en función de coste y número de unidades a fabricar (costes recurrentes y no recurrentes), prestaciones (velocidad, consumo) y certificación para aplicaciones.
- Experimentación con una tecnología: PDK, Bibliotecas de celdas, componentes virtuales (IPs).
- Modelado RTL, verificación y síntesis mediante Lenguajes de Descripción de Hardware (HDLs): VHDL/Verilog, Verilog-AMS, SystemVerilog
- Herramientas de síntesis lógica y física (back-end) y sign-off.
- Herramientas de modelado de lenguajes de síntesis de alto nivel HLS.(La Salle)
- Estimación de prestaciones de los circuitos diseñados.
- Gestión de relojes y alimentaciones.
- Técnicas de diseño de bajo consumo.
- Prototipado.
- Equipamiento y procedimientos de prototipado, test y caracterización

Diseño SoC

- Arquitectura de sistemas SoC. Particionado en bloques por dominio (analógico, digital y mixto) y tecnología (ASICs, FPGAs, sensores, potencia, relojes).
- Diseño basado en plataformas y componentes virtuales (IPs) hard & soft.
- Metodologías y lenguajes de diseño a nivel de sistema: SystemC, System Verilog.
- Arquitecturas de procesadores (IP): ARM/RISC-V.
- Arquitecturas de procesador avanzadas: niveles de pipeline.
- Buses integrados (OCBs): AMBA/AXI.
- Arquitecturas, componentes y jerarquía de memoria. Subsistema de E/S
- Procesamiento digital de señal integrada: Multimedia, cámaras, gráficos, displays, criptografía, AI.
- Herramientas EDA de generación y depuración HW/SW de arquitecturas SoC.
- Programación y depurado de sistemas SoC
- Selección de sistema operativo y desarrollo de drivers.
- Equipamiento y procedimientos de virtualización, prototipado, depuración y test.

Diseño de Sistemas Integrados complejos

- Herramientas de síntesis de alto y bajo nivel.
- Lenguajes de alto nivel para la descripción de la funcionalidad de los circuitos.
- Sistemas MPSoC homogéneos y heterogéneos
- Redes-on-chip (NoC)
- Arquitecturas, programación y depurado de sistemas MPSoC
- Programación paralela para MPSoC homogéneos.
- Arquitecturas DSP&VLIW.
- Dominios y gestión de relojes y alimentaciones, latencias, consumo, throughput, redondeos etc.
- Modelos térmicos. Problemas de confiabilidad.

- Arquitecturas de memoria.
- Arquitecturas de procesamiento en memoria PIM (La SALLE)
- Aceleradores NN.

Verificación

- Planificación y determinación de la complejidad de la verificación.
- Verificación funcional. Herramientas de verificación
- Verificación heterogénea multinivel.
- Interfaz de programación directa (DPI).
- Modelado a nivel de transferencia de registros.
- Metodología de verificación VMM, UVM, OVM.
- Análisis temporal estático y dinámico (verificación final de Clock Domain Crossing y Reset Domain Crossing).
- Técnicas Hardware-in-the-loop.
- Prototipado FPGA.
- Verificación formal.
- Análisis de Datos y de cambios de representación numérica.
- Testabilidad.
- Test de circuitos digitales: Scan, ATPG, BIST, ...
- Interacción con ingenieros de diseño físico

Diseño y verificación de circuitos digitales analógicos y mixtos

- Tecnologías de electrónica analógica (MOS, FinFet, EDSOI).
- Modelos de transistores: compacto, EKV, señal pequeña, ruido.
- Celdas digitales elementales (Standard Cells) y celdas a medida.
- Amplificadores básicos. Amplificador diferencial. Amplificadores operacionales.
- Técnicas de diseño de circuitos CMOS de señal mixta para front-ends analógicos (AFEs) y conversores (ADC y DAC).
- Técnicas de bajo consumo para AFE's.
- Unidades de administración de energía (PMU).
- Diseño y herramientas EDA de CIs analógicos continuos y conmutados (Incluyendo simulación, IC-layout, parásitos y encapsulado).
- Instrumentación y procedimientos de caracterización y test.

Diseño integrado de alta frecuencia

- Funcionamiento de dispositivos activos y pasivos de alta frecuencia
 - (MOSFET, HEMT, HBT, R/L/C/D etc.)
- Estructuras habituales en alta frecuencia y estrategias de diseño.
 - Amplificadores (de bajo ruido, de potencia, de transimpedancia, etc.), mezcladores, atenuadores, filtros, osciladores, circuitería digital etc.
- Manejo de librerías y flujo del proceso de diseño integrado
 - Si / SiGe, compuestos III-V, otros.
- Herramientas de simulación electrónica
 - Simulación lineal, HB, análisis estadístico etc.
- Herramientas de rutado físico.
 - Rutinas de automatización del rutado, DRC/LVS.
- Herramientas de simulación electromagnética para circuitos y encapsulados
 - MOM/FDTD/FEM
- Diseño de montajes de medida y caracterización
 - Conectores y componentes externos, materiales de soporte y encapsulado.
 - Gestión térmica, mecánica y su efecto sobre las prestaciones del dispositivo.
 - Bonding.
 - Caracterización y medida
 - Instrumentación (analizadores, estaciones de puntas etc.).
 - Simulación electromagnética de montajes.
 - Procedimientos experimentales (Calibración, medida particular).
- Diseño específico de circuitos integrados a frecuencias de THz (>100GHz)

- Tecnologías de fabricación integradas para ondas milimétrica y THz: necesidades y limitaciones.
- Diseño y simulación de pasivos y líneas de transmisión a THz.
- Modelos y limitaciones de componentes activos a frecuencias de THz-
- Co-Simulaciones electromagnéticas 3D en entorno CADENCE.
- Diseño de array de antenas integradas y sistemas de control digital.
- Layout y DFM a frecuencias THz.
- Diseño de montajes de medida, caracterización y verificación de sistemas de comunicación a frecuencias de THz.

Diseño de Microsistemas Integrados

- Tecnologías de fabricación de microsistemas.
- Técnicas de transducción, adecuación de la señal y calibración.
- Herramientas CAD de diseño.
- Herramientas de simulación de empaquetado/encapsulado.
- Instrumentación y procedimientos de caracterización y test.
- Aplicaciones
 - o Cámaras CMOS
 - o Sistemas Lab-on-chip
 - o Sensores químicos mediante ISFET
 - o Sensores físicos mediante MEMS
 - o Computación óptica mediante MOEMS

Diseño de electrónica de potencia

- Principios generales en dispositivos para la electrónica de potencia
 - Técnicas para alta tensión, alta corriente, materiales: wide-band gap (SiC, GaN) y Ultra-WBG (diamante, Ga₂O₃), lifetime engineering, super-junction, diseño rad-hard, etc.
- Funcionamiento y estructuras de dispositivos semiconductores de potencia
 - VDMOS, LDMOS, IGBT, JFET, HEMT, FRDs, triacs, tiristores, etc.
- Circuitos integrados de potencia (*smart power*) y sus tecnologías
 - BCD, RESURF, SOI, etc.
- Herramientas y métodos de simulación física del proceso de fabricación
 - Ej. Sentaurus Process TCAD
- Herramientas y métodos de simulación eléctrica (simulación 2D, 3D)
 - Ej. Sentaurus Device TCAD, Taurus MEDICI
- Integración de sistemas de potencia
 - Diseño de encapsulados y módulos multi-chip, materiales, herramientas de simulación multifísica, diseño de la gestión térmica
- Caracterización de dispositivos de potencia
 - Caracterización electro-térmica, técnicas impulsionales, de alta tensión, de alta corriente, de pequeña señal, mappings y estadística, extracción de parámetros y modelos, etc.
- Técnicas de caracterización avanzada para dispositivos semiconductores de potencia
 - Termografía IR, termografía por termo-reflectancia, métodos ópticos, etc.
- Técnicas de análisis de fiabilidad y robustez para dispositivos semiconductores de potencia
 - Tests al límite, corto-circuito, análisis de fallos. Técnicas de envejecimiento (temperatura constante, ciclado de temperatura y de potencia, a alta tensión, etc.), técnicas de análisis por rayos-X, SAM, die-shear.
- Diseño de circuitos de alta potencia:
 - Fuentes de alimentación conmutadas (convertidores AC/DC)
 - Inversores (convertidores DC/AC)
 - Elevadores de DC (boost converters)
 - Controladores e interruptores de potencia

Diseño de circuitos fotónicos integrados

- Fundamentos de Circuitos Fotónicos Integrados (PICs): tecnologías, guías de onda ópticas
- Componentes pasivos y activos
- Herramientas de simulación de PICs
- Herramientas de diseño de PICs
- Equipamiento y procedimientos de medida y caracterización

Diseño físico e ingeniería de materiales

- Física de materiales y dispositivos: Para aplicaciones digitales (Si/SiGe, MOSFETs, FinFETs, etc.), Para aplicaciones de alta frecuencia y bajo ruido (semiconductores III-V, HEMTs, HBTs, diodos Schottky, RTDs, etc.), para aplicaciones de alta potencia (GaN, SiC, Diamante, Ga₂O₃, VDMOS, LDMOS, SJ-MOSFET, IGBT, JFET, HEMT, diodos Schottky y FRDs, triacs, tiristores, etc.), para aplicaciones de baja potencia, criogénicas y computación cuántica (semiconductores de gap estrecho, grafeno y otros materiales 2D, HEMTs de bajo ruido, SET, QD, QW, etc.), para aplicaciones optoelectrónicas y energy harvesting (semiconductores III-V, LEDs, Células solares, Lasers, etc.)
- Técnicas de simulación: de procesos de fabricación (modelos numéricos de simulación física: Monte Carlo, etc.), de dispositivos (modelos numéricos de simulación física: deriva-difusión, HB, Monte Carlo, etc., software comercial), de circuitos y encapsulados (modelos numéricos de simulación electromagnética y térmica: MOM/FDTD/FEM, software comercial de simulación electromagnética y térmica:

Detalle adicional de contenidos formativos en tecnología de proceso y fabricación

Tras un recordatorio de las propiedades de los distintos materiales activos (Si, III-V como GaAs y GaN, otros semiconductores, SiN, LNO, materiales 2D, etc) que juegan un papel activo en el desarrollo de componentes electrónicos y fotónicos, sería deseable una formación inicial en las técnicas de fabricación de los mismos, tanto las utilizadas en investigación para prototipos, como las empleadas en producción.

Entre ellas, crecimiento Czochralsky de Si, epitaxias en fase líquida o de haces moleculares, pulverización catódica, depósito químico en fase de vapor (con distintos precursores y condiciones), deposición de capas atómicas (ALD), implantación iónica, técnicas de grabado etc. Entre las distintas tecnologías de procesado de materiales, será preciso entrenamiento, entre otras, en las tareas de:

- Preparación, limpieza, pulido de obleas, pasivación de superficies
- Litografías: óptica, electrónica, nanoimpresión, etc.
- Ataque húmedo, seco, por plasma
- Oxidación y depósito de aislantes
- Metalizaciones (sputtering, térmica o Joule, cañón de electrones)
- Conexiones, pasivación y encapsulado
- Procesos de fabricación de nanoestructuras semiconductoras

Finalmente, es esencial incluir en esta formación de las tecnologías de fabricación las de test o caracterización de las prestaciones de los componentes y circuitos, utilizando según cada caso la combinación de técnicas adecuada, entre las que se encuentran:

- Técnicas de caracterización estructural: difracción de rayos X, microscopías ópticas y electrónicas (SEM), perfilometrías, caracterización de superficies, etc.
- Técnicas de caracterización eléctrica: medidas de resistividad, efecto Hall, determinación de perfiles de implantación, medida de densidad de defectos, etc.
- Técnicas de caracterización óptica: luminiscencia (fotoluminiscencia, electroluminiscencia, catodoluminiscencia), absorción y transmisión (FTIRS), espectroscopía Raman, etc.

- Técnicas de fabricación de semiconductores en diferentes plataformas materiales (Si, SiN, PLC, InP, LNOI, etc.) aplicadas a fotónica integrada.
- Estudios de fiabilidad y certificación de componentes fotónicos y electrónicos.
- Técnicas cartográficas con distintos niveles de resolución espacial.
- Otras técnicas de caracterización específicas de los dispositivos y circuitos.

En la práctica, durante los procesos de producción es preciso alternar distintas tareas de caracterización de algunas propiedades con los pasos de fabricación, formación que también se incluirá en estos módulos.

Detalle adicional de contenidos formativos en formación profesional

CFGS “Técnico Superior en Tecnología aplicada de Sistemas Electrónicos” módulos o temáticas propuestos:

- Circuitos digitales combinacionales y secuenciales.
- Fundamentos de sistemas analógicos.
- Amplificadores basados en transistores BJT y MOS.
- El amplificador operacional y sus configuraciones.
- El transistor en pequeña señal.
- Introducción y diseño de una máquina algorítmica digital.
- Arquitectura de computadoras y microprocesadores.
- Introducción a un lenguaje de descripción de hardware.
- Compatibilidad electromagnética en sistemas digitales.
- Diseño y montaje de sistemas electrónicos.
- Ensamblado, montaje y ajuste de equipos electrónicos.
- Proyecto de electrónica (330h).
- Formación y orientación laboral (99h).
- Empresa e iniciativa emprendedora (66h).
- Formación en centros de trabajo (383h)

Si se realiza en modalidad FP Dual en la empresa, el módulo que se haría en la empresa es el de “Proyecto de electrónica” donde el total de horas a realizar es de 1.043h ((330h * 2 = 660h) + 383h (FCT) = 1.043h).

Curso de especialización de CFGS "Tecnología aplicada de Sistemas Electrónicos Avanzados" módulos o temáticas propuestos:

- Diseño de una máquina algorítmica digital.
- Introducción a los circuitos digitales programables (FPGA).
- Introducción a los system on Chip (PSoC).
- Diseño de un procesador elemental con VHGA haciendo servir una FPGA.
- Introducción al diseño microelectrónico con herramientas software.
- Prototipado rápido de controladores y simulación.

ANEXO 4. FORMACIÓN PROFESIONAL PARA EL EMPLEO

Oferta formativa de Formación Profesional (FP)

En la **Formación Profesional para el Empleo** (web SEPE: [más información](#)) existen ofertas de formación (web SEPE: [más información](#)) para obtener unidades de competencia UC relacionadas con ciclos formativos de grado medio CFGM y grado Superior CFGS a través de Certificados de Profesionalidad. Realizando la consulta en la web de “El Instituto Nacional de las Cualificaciones, INCUAL” (web INCUAL: [más información](#)), en la Base de datos del Catálogo Nacional de Cualificaciones Profesionales, CNCP no existe ninguna UC (Unidad de Competencia) de nivel 2 (CFGM) o 3 (CFGS) ([más información](#)) relacionada con el objetivo de este PERTE. La cualificación profesional más parecida es “ELE552_3 - Mantenimiento de equipos electrónicos” ([más información](#)) de nivel 3:

Competencia general: Mantener y reparar equipos electrónicos profesionales, industriales y de consumo, consiguiendo los criterios de calidad, en condiciones de seguridad, conservación medioambiental y cumpliendo la normativa vigente.

Unidades de competencia

UC1824_3: Mantener equipos de telecomunicación

UC1826_3: Mantener equipos de imagen y sonido

UC1823_3: Mantener equipos con circuitos de electrónica digital microprogramable.

UC1825_3: Mantener equipos electrónicos de potencia y control

Se propone hacer una propuesta al INCUAL para la creación de una cualificación profesional relacionada:

Competencia general: Desarrollar proyectos, así como gestionar y supervisar el montaje y mantenimiento de los sistemas y circuitos electrónicos considerando las recomendaciones del fabricante, los requerimientos oportunos de calidad y seguridad y la normativa vigente aplicable.

UC1_3: Desarrollar proyectos de sistemas circuitos digitales programables.

UC2_3: Desarrollar proyectos de sistemas microelectrónicos.

Una de las opciones es la obtención de un **Certificado de profesionalidad** (web SEPE: [más información](#)), con opción de alternancia con el empleo, pero siempre con un mínimo de prácticas en la empresa y una duración máxima de 1 año (1.750h) entre el centro de formación (por ejemplo 660h) y la empresa (por ejemplo 1.090h). Los Certificados de Profesionalidad son acreditaciones oficiales de las cualificaciones del Catálogo Nacional de Cualificaciones Profesionales ([repertorio nacional certificados de profesionalidad](#)).

De los Certificados de profesionalidad de la familia profesional de electricidad y electrónica (web SEPE: [más información](#)) tampoco hay ninguno que exista relacionado con el objetivo del PERTE. Todo certificado de profesionalidad va relacionado con la obtención como mínimo de una Unidad de Competencia UC, por tanto, al crear la cualificación profesional propuesta anteriormente se propone crear el certificado de profesionalidad de nivel 3 “Desarrollo de proyectos de sistemas electrónicos”:

Cualificación profesional de referencia: Desarrollo de proyectos de sistemas electrónicos.

Relación de unidades de competencia que configuran el certificado de profesionalidad:

UC1_3: Desarrollar proyectos de sistemas circuitos digitales programables.

UC2_3: Desarrollar proyectos de sistemas microelectrónicos.

Las nuevas propuestas formativas de Formación Profesional se han de tener en cuenta a partir de los ciclos formativos actuales. De esta manera el curso de especialización para Ciclos Formativos de Grado Medio (CFGM) de 360 horas “**Tecnología digital de productos electrónicos**” tendrá como requisito de acceso el título de Técnico en Instalaciones de Telecomunicaciones que se realiza en 248 centros de FP de España.

El curso de especialización para Ciclos Formativos de Grado Superior (CFGS) “**Tecnología Aplicada de Sistemas Electrónicos Avanzados**” de 720 horas tendrá como requisito de acceso los cinco títulos de grado superior de la familia profesional de electricidad y electrónica:

Automatización y Robótica Industrial (207 centros), Electromedicina Clínica (21 centros), Sistemas Electrotécnicos y Automatizados (223 centros), Mantenimiento Electrónico (129 centros), Sistemas de Telecomunicaciones e Informáticos (176 centros). (La información de los centros de FP que realizan los diferentes ciclos comentados se ha obtenido de la web del Ministerio de Educación y Formación Profesional <https://www.todofp.es/que-estudiar/loe/electricidad-electronica.html>)

Respecto el nuevo Ciclo Formativo de Grado Superior “**Técnico Superior en Tecnología Aplicada de Sistemas Electrónicos**”, seguirá la misma normativa de acceso definida para los ciclos formativos de Grado Superior.

Equipamiento de laboratorio de Formación Profesional en Microelectrónica

A la hora de definir el material y equipos necesarios se han definido para un único centro de FP, pero se ha de tener en cuenta el total de centros que existen en cada ciclo y la necesidad de las empresas de cada comunidad autónoma para definir el número de aulas necesarias. El material y equipos complementa al ya existente para realizar los diferentes ciclos formativos de grado medio y superior. El material y equipo necesario para realizar el nuevo grado superior y los dos cursos se detallan a continuación:

Curso de especialización para CFGM “Tecnología digital de productos electrónicos”:

- 15 licencias programa diseño PCB (370€/año * 15= 5.550€)
- 3 máquinas de crear circuitos impresos (3 * 5.000€ = 15.000,00€)
- 3 hornos de soldadura por reflujo (3 * 200€ = 600€)
- 3 máquinas de pick & place (3 * 3.500€ = 10.500€)

Total: 31.650,00€

CFGS “Técnico Superior en Tecnología aplicada de Sistemas Electrónicos”:

- 15 licencias programa diseño PCB (370€/año * 15= 5.550€)
- 3 máquinas de crear circuitos impresos (3 * 5.000€ = 15.000,00€)
- 3 hornos de soldadura por reflujo (3 * 200€ = 600€)
- 3 máquinas de pick & place (3 * 3.500€ = 10.500€)
- 30 KITS con la placa ESP32 D1 (30 * 10€ = 300€)
- 30 KITS de la placa FPGA Altera Intel, para programarla con diseño digital tradicional o con un lenguaje de descripción de hardware (VHDL / VERILOG) (160€ * 30 = 4.800,00€)
- 15 licencias software Intel Quartus Prime (15 * 3.500 € = 52.500€).
- 15 Osciloscopios digitales, con 16 canales digitales de entrada y 4 analógicos (15 * 1.400€ = 21.000,00€).

Total: 110.250,00€

Curso de especialización para CFGS "Tecnología aplicada de Sistemas Electrónicos Avanzados":

- 15 licencias programa diseño PCB (370€/año * 15= 5.550€)
- 3 máquinas de crear circuitos impresos (3 * 5.000€ = 15.000,00€)
- 3 hornos de soldadura por reflujo (3 * 200€ = 600€)
- 3 máquinas de pick & place (3 * 3.500€ = 10.500€)
- 30 KITS con la placa ESP32 D1 (30 * 10€ = 300€)
- 30 KITS de la placa FPGA Altera Intel, para programarla con diseño digital tradicional o con un lenguaje de descripción de hardware (VHDL / VERILOG) (160€ * 30 = 4.800,00€)
- 15 licencias software Intel Quartus Prime (15 * 3.500 € = 52.500€).
- 15 Osciloscopios digitales, con 16 canales digitales de entrada y 4 analógicos (15 * 1.400€ = 21.000,00€).

- Placa de desarrollo para diseño de system on chip, PSoC 5 LP (30 * 25,00€ = 750,00€)

Total: 111.000,00€

ANEXO 5. OFERTA FORMATIVA ACTUAL UNIVERSITARIA CURSO 2022-2023

El Anexo 5 resume la **oferta formativa actual de las universidades españolas en temáticas relevantes para el PERTE Chip**. Los datos han sido proporcionados informalmente por los miembros de las universidades presentes en el Grupo de Trabajo y recogen la información recibida hasta el 31 de marzo de 2023.

Fuente: El Grupo de Trabajo ACADEMIA-AMETIC elaboró un documento específico sobre la oferta formativa actual universitaria en temáticas relevantes para el PERTE Chip. La siguiente tabla es solamente un extracto del mismo.

Se considera tanto el número de plazas ofertadas en el estudio como el número promedio de egresados en los últimos años, puesto que esta información se considera útil para conocer las dificultades de atracción de los estudiantes hacia estos estudios y las capacidades de formación existentes con los recursos actuales.

Tabla resumen de oferta formativa actual en las Universidades españolas

Fuente: El Grupo de Trabajo ACADEMIA-AMETIC elaboró un documento específico sobre la oferta formativa y la siguiente tabla es solamente un extracto del mismo.

Notas aclaratorias para interpretar las columnas:

| | |
|------------------------------|---|
| Tipo | <i>G: Grado, M: Máster, D: Doctorado, O: otros (títulos propios)</i> |
| Denominación | <i>Denominación del itinerario/especialización que cumple las condiciones definidas en instrucciones. En caso de asignaturas optativas, indíquense los nombres de las asignaturas</i> |
| Oferta docente máxima | <i>Para todos los itinerarios/especializaciones de la titulación</i> |
| Egresados/curso | <i>Promedio de egresados (aprox.) últimos 3 años</i> |
| Egresados/curso | <i>En caso de itinerario/especialización o asignaturas optativas, solo los que han cumplido la condición de créditos cursados (véase instrucciones)</i> |

Para poder definir el tipo de formación en microelectrónica de cada titulación y visualizarlo en la tabla siguiente, se ha definido un convenio con números para 4 tipos de formación como sigue:

| | Numeración |
|---|------------|
| Formación básica para Tecnologías de Semiconductores | 1 |
| Formación básica para Diseño Microelectrónico | 2 |
| Formación especializada en Tecnologías de Semiconductores | 3 |
| Formación Especializada en Diseño Microelectrónico | 4 |

A continuación, se ordenan las **titulaciones de Grado**, de mayor a menor contenido en Microelectrónica.

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|---|-----------------------|-----------|-------------------|
| Universidad Politécnica de Madrid (UPM) | Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación | Sistemas Electrónicos | 2 | 330 | 40 |
| Universidad Politécnica de Madrid (UPM) | Grado en Ingeniería de Materiales | Materiales Funcionales | 1 | 90 | 5 |
| Universidad Politécnica de Madrid (UPM) | Grado en Ingeniería Electrónica de Comunicaciones | | 2 | 67 | 45 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|--|--|--|-----------------------------|-----------|----------------------|
| Universidad Politécnica de Madrid (UPM) | DOBLE GRADO en Ingeniería Electrónica de Comunicaciones e Ingeniería Telemática | | 2 | 20 | ---- |
| Universidad Politécnica de Madrid (UPM) | Grado en Ingeniería Electrónica Industrial y Automática | n/a | 2 | 100 | 70 |
| Universidad Politécnica de Madrid (UPM) | Doble Grado en Ingeniería Eléctrica y en Ingeniería Electrónica | n/a | 2 | 20 | 15 |
| Universidad de Extremadura (UEX) | Grado en Ingeniería en Electrónica y Automática (Rama Industrial) | Intensificación en electrónica industrial | | 80 | 15 |
| Universidad de Extremadura (UEX) | Grado en Ingeniería en Tecnologías Industriales | Intensificación en electrónica industrial | | 50 | 12 |
| Universidad de Oviedo (UO) | Grado en Ingeniería en Tecnologías y Servicios de Telecomunicación | Mención en Sistemas Electrónicos | 2 | 110 | 10 |
| Universidad de Oviedo (UO) | Grado en Ingeniería Electrónica Industrial y Automática | Intensificación en Electrónica para la Eficiencia Energética | 2 | 110 | 20 |
| Universidad de Cantabria (UNICAN) | Grado en Ingeniería de Tecnologías de Telecomunicación | Sistemas Electrónicos | | 25 | 10 |
| Universitat Politècnica de València (UPV) | Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación | Sistemas Electrónicos | 2 | 140 | 33 |
| Universitat Politècnica de València (UPV) | Grado en Ingeniería Física | | 1, 2 | 75 | |
| Universitat Autònoma de Barcelona (UAB) | Grado en Ingeniería Electrónica de Telecomunicación | | 2 | 140 | 40 |
| Universitat Autònoma de Barcelona (UAB) | Doble Grado en Ingeniería Informática e Ingeniería Electrónica de Telecomunicación | | 2 | 20 | 18 |
| Universitat Politècnica de Catalunya (UPC) | Grado en Ingeniería Electrónica de Telecomunicación | Sistemas electrónicos, microelectrónica | 1,2 | 50 | 35 |
| Universitat Politècnica de Catalunya (UPC) | Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación | Sistemas electrónicos | 2 | 220 | 25 |
| Universidad de Málaga (UMA) | Grado en Ingeniería de Computadores | | | 60 | 8 |
| Universidad de Málaga (UMA) | Grado en Ingeniería de Sistemas Electrónicos | | | 120 | 18 |
| Universidad de Málaga (UMA) | Grado en Ingeniería de Tecnologías de Telecomunicación | | | 96 | 22 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|---|-----------------------------|-----------|----------------------|
| Universidad de Málaga (UMA) | Grado en Ingeniería Electrónica Industrial | | | 90 | 27 |
| Universidad de Málaga (UMA) | Grado en Ingeniería Electrónica, Robótica y Mecatrónica | | | 72 | 44 |
| Universitat de les Illes Balears (UIB) | Grado en Ingeniería Electrónica Industrial y Automática | | 2 | 60 | 25 |
| Universidad Miguel Hernández de Elche (UMH) | Grado en Ingeniería de Tecnologías de Telecomunicación | Sistemas Electrónicos | 2 | 75 | 30 |
| Universidad de Salamanca (USAL) | Grado en Física | | 1, 2 | 80 | 50 |
| Universidad Carlos III de Madrid (UC3M) | Grado en Ingeniería Electrónica Industrial y Automática | | 2 | 115 | 120 |
| Universidad de Alcalá (UAH) | Grado en Ingeniería en Electrónica y Automática Industrial | Diseño Electrónico/Sistemas Electrónicos Digitales Avanzados | 2 | 75 | 56 |
| Universidad de Alcalá (UAH) | Grado en Ingeniería Electrónica de Comunicaciones | | 2 | 75 | 21 |
| Universidad de Alcalá (UAH) | Doble Grado en Ingeniería Electrónica de Comunicaciones e Ingeniería Electrónica y Automática Industrial | | 2 | 25 | (en implantación) |
| Universidad de Alcalá (UAH) | Grado en Ingeniería en Tecnologías de Telecomunicación | | 2 | 75 | 22 |
| Universidad de Alcalá (UAH) | Grado en Ingeniería en Sistemas de Telecomunicación | Tecnologías Fotónicas/Subsistemas Electrónicos/Sistemas Ecos Digitales Avanzados | 2 | 75 | 17 |
| Universidad de Alcalá (UAH) | Grado en Ingeniería en Telemática | Tecnologías Fotónicas/Subsistemas Electrónicos/Sistemas Ecos Digitales Avanzados | 2 | 75 | 18 |
| Universidad Pública de Navarra (UPNA) | Grado en Ingeniería Eléctrica y Electrónica | | 2 | 72 | 25 |
| Universidad Pública de Navarra (UPNA) | Grado en Ingeniería en Tecnologías de Telecomunicación | Sistemas de telecomunicación | 2 | 60 | 36 |
| Universidad Rey Juan Carlos (URJC) | Grado en Ingeniería Electrónica Industrial y Automática | Tecnologías de Fabricación, Estructura de Componentes Electrónicos, Diseño de Circuitos y Sistemas Electrónicos | 1, 2 | 50 | |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|--|-----------------------------|-----------|----------------------|
| Universidad de Navarra (UNAV-Tecnun) | Grado en Ingeniería en Electrónica Industrial | | 2 | 90 | 10 |
| Universidad de Navarra (UNAV-Tecnun) | Grado en Ingeniería de Sistemas de Telecomunicación | | 2 | 90 | 15 |
| Universidad Complutense de Madrid (UCM) | Grado en Ingeniería Electrónica de Comunicaciones | | 2 | 50 | 20 |
| Universidad Autónoma de Madrid (UAM) | Grado en Física | Electrónica analógica y digital/Materiales funcionales | 1 | 125 | 101 |
| Universidad Autónoma de Madrid (UAM) | Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación | Electrónica/Tecnología específica de sistemas electrónicos | 2 | 66 | 45 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach. Degree in Computer Engineering/Grado en Ingeniería Informática | | 1,2 | 100 | 50 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach. Engineering Degree in Electronics and Telecommunication Technologies/Grado en Ingeniería en tecnologías de la Telecomunicación Mención Sistemas Electrónicos | | 1,2,3,4 | 50 | 30 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Engineering Degree in Industrial Electronics and Control / Grado en ingeniería en Electrónica Industrial y Automática | | 1,2 | 25 | 10 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Electrical Engineering/Grado en Ingeniería Eléctrica | | 1 | 25 | 10 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Mechanical Engineering/Grado en Ingeniería Mecánica | | 1 | 25 | 10 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Civil Engineering/Grado en Ingeniería Civil | | 1 | 25 | 8 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Chemical Engineering/Grado en Ingeniería Química | | 1,3 | 25 | 20 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Physics/Grado en Ingeniería Física | | 1,3 | 25 | 10 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|---|--|-----------------------------|------------|----------------------|
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Bach Degree in Data Science and Analytics/Grado en Ciencia y Analítica de Datos | | 2 | 25 | N/A |
| Universidad de Valladolid (UVa) | Grado en Ingeniería de Tecnologías Específicas de Telecomunicación | Mención en Sistemas Electrónicos | 1,2 | 100 | 29 |
| Universidad de Valladolid (UVa) | Grado en Ingeniería en Electrónica Industrial y Automática | | 2 | 120 | 42 |
| Universidad de Granada (UGR) | Grado en Ingeniería Electrónica Industrial | | 1,2 | 65 | 39 |
| Universidad de Granada (UGR) | Grado en Ingeniería de Tecnologías de Telecomunicación | Sistemas Electrónicos | 1,2 | 100 | 20 |
| Universidad de Salamanca (USAL) | Diseño, Fabricación y Caracterización de sensores de THz | | 3 | sin límite | |
| Universidad de Salamanca (USAL) | Diseño TCAD atomístico de transistores avanzados | | 3 | sin límite | |
| Universidad de Alcalá (UAH) | Grado en Ingeniería de Computadores | | 2 | 24 | 27 |
| Universidad Rey Juan Carlos (URJC) | Grados en Ingeniería de Telecomunicación | Sistemas Digitales, Radiación y Propagación, Arquitectura de Computadores, Comunicaciones de Banda Ancha | 1,2 | 200 | 80 |
| Universidad Rey Juan Carlos (URJC) | Grado en Ciencia e Ingeniería de Datos | Estructura de Computadores, Arquitectura de Computadores, Aprendizaje Automático I y II | 1,2 | 50 | |
| Universidad Rey Juan Carlos (URJC) | Grado en Robótica Software | Sistemas Digitales, Sensores y Actuadores, Diseño Software, Sistemas Empotrados y de Tiempo Real | 1,2 | 50 | |
| Universidad de Navarra (UNAV-Tecnun) | Grado en Ingeniería Biomédica | | 2 | 90 | 40 |

A continuación, se listan **las titulaciones de Máster** con contenido en Microelectrónica.

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|--|-----------------------------|-----------|----------------------|
| Universidad Politécnica de Madrid (UPM) | Máster Universitario en Ingeniería de Telecomunicación | Electrónica | 2 | 180 | 8 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|--|--|---|-----------------------------|-----------|----------------------|
| Universidad Politécnica de Madrid (UPM) | Máster en Ingeniería de Materiales | Materiales Funcionales | 1 | 90 | 5 |
| Universidad Carlos III de Madrid (UC3M) | Máster Universitario en Ingeniería Fotónica | | 1,2 | 20 | 8 |
| Universidad Politécnica de Madrid (UPM) | Máster Universitario en Electrónica Industrial | | 2,4 | 84 | 20 |
| Universidad Politécnica de Madrid (UPM) | Máster Universitario en Ingeniería Electromecánica | n/a | 2 | 30 | 15 |
| Universidad Politécnica de Madrid (UPM) | Máster Universitario en Ingeniería de Sistemas Electrónicos | No hay | 2 | 35 | 22 |
| Universidad de Extremadura (UEX) | Máster Universitario en Ingeniería Industrial | Sistemas electrónicos y de instrumentación industrial | | 30 | 10 |
| Universidad de Extremadura (UEX) | Máster Universitario en Investigación en Ingeniería y Arquitectura | Investigación en microelectrónica | | 30 | 10 |
| Universidad de Oviedo (UO) | Máster Universitario en Ingeniería de Telecomunicación | | 2 | 45 | 11 |
| Universitat Politècnica de Valencia (UPV) | Máster Universitario en Ingeniería de Telecomunicación | Microelectrónica | 2,3 | 100 | 5 |
| Universitat Politècnica de Valencia (UPV) | Máster Universitario en Ingeniería de Telecomunicación | Fotónica Integrada | 2 | 100 | 20 |
| Universitat Politècnica de Valencia (UPV) | Máster Universitario en Ingeniería de Telecomunicación | Resto de especializaciones | 2 | 100 | 50 |
| Universitat Politècnica de Valencia (UPV) | Máster Universitario en Sistemas Electrónicos | | 2,4 | 60 | 50 |
| Universitat Autònoma de Barcelona (UAB) | Máster en Ingeniería de Telecomunicación | | 4 | 40 | 20 |
| Universitat Autònoma de Barcelona (UAB) | Máster en Nanociencia y Nanotecnología Avanzadas | Nanoelectrónica | 3 | 30 | 7 |
| Universitat Politècnica de Catalunya (UPC) | Master en Ingeniería Electrónica | Sistemas electrónicos, microelectrónica | 2,4 | 60 | 26 |
| Universitat Politècnica de Catalunya (UPC) | Master en Ingeniería de Telecomunicación | Sistemas electrónicos | 2 | 80 | 3 |
| Universidad de Málaga (UMA) | Máster en Ingeniería de Telecomunicación | | | 24 | 7 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|--|-----------------------------|-----------|----------------------|
| Universidad de Málaga (UMA) | Máster en Sistemas Electrónicos para Entornos Inteligentes | | | 42 | 14 |
| Universidad de Málaga (UMA) | Máster en Ingeniería Mecatrónica | | | 48 | 16 |
| Universidad de Sevilla (US) | Máster Universitario en Microelectrónica: diseño y aplicaciones de Sistemas Micro/Nanométricos | | 2,4 | 30 | 20 |
| Universidad Miguel Hernández de Elche (UMH) | Máster Universitario en Ingeniería de Telecomunicación | | 2 | 30 | 12 |
| Universidad de Salamanca (USAL) | Master en Física y Matemáticas | Especialidad: Física Aplicada | 1,2,3,4 | 30 | 5 |
| Universidad de Salamanca (USAL) | Master en Física y Tecnología de los Láseres | Nanofabricación | 1,2,3,4 | 30 | 15 |
| Universidad de Salamanca (USAL) | Máster en Semiconductores y Electrónica para Tecnologías Sostenibles | | 1,3 | 20 | |
| Universidad Carlos III de Madrid (UC3M) | Máster Universitario en Ingeniería de Sistemas Electrónicos y Aplicaciones | | 2,4 | 30 | 26 |
| Universidad de Alcalá (UAH) | Máster Universitario en Ingeniería Electrónica | | 2 | 20 | 13 |
| Universidad de Alcalá (UAH) | Máster Universitario en Ingeniería de Telecomunicación | Especialidad en Tecnologías Espaciales y de Defensa | 2 | 100 | 18 |
| Universidad Pública de Navarra (UPNA) | Máster en Ingeniería Industrial | Electrónica industrial | 2 | 34 | 20 |
| Universidad Complutense de Madrid | Máster en Nuevas Tecnologías Electrónicas y Fotónicas | | 1,2 | 25 | 12 |
| Universidad Autónoma de Madrid (UAM) | Máster en Materiales Avanzados, Nanotecnología y Fotónica | Orientaciones en Nanotecnología y Optoelectrónica | 3 | 40 | 19 |
| Universidad Autónoma de Madrid (UAM) | Máster Universitario en Ingeniería de Telecomunicación | Sistemas y dispositivos electrónicos: sistemas electrónicos integrados, sensores y actuadores, tecnología de control | 4 | 40 | 18 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Master's Degree in Computer Engineering/Master Universitario en Informática | | 2 | 15 | 5 |

| Universidad | Denominación | Especialización/ Asignaturas optativas | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|---|-----------------------|-----------|-------------------|
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Master's Degree in Telecommunication Engineering/Máster Universitario en Ingeniería de Telecomunicación | | 1,2,3,4 | 15 | 10 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Master's Degree in Industrial Engineering/Máster Universitario en Ingeniería Industrial | | 1,3 | 25 | 20 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | Master's Degree in Applied Electronics and Telecommunication /Máster Universitario en Electrónica y Telecomunicación Aplicadas | | 3,4 | 15 | 9 |
| Universidad de Valladolid (UVa) | Máster en Ingeniería de Telecomunicación | | 2,4 | 50 | 15 |
| Universidad de Valladolid (UVa) | Máster en Física | Física de Materiales | 1,3 | 40 | 10 |
| Universidad de Granada (UGR) | Máster Universitario en Electrónica Industrial | | 3,4 | 60 | 10 |
| Universidad de Granada (UGR) | Master Universitario en Ingeniería de Telecomunicación | | 4 | 60 | 15 |
| Universidad Rey Juan Carlos (URJC) | Máster Universitario en Ingeniería de Telecomunicación | Dispositivos Digitales y Microelectrónica | 1,2 | 50 | 5 |
| Universidad Rey Juan Carlos (URJC) | Máster Universitario en Ingeniería de Industrial | Dispositivos Digitales y Microelectrónica | 1,2 | 50 | 25 |

A continuación, se listan **las titulaciones de doctorado** con contenido en Microelectrónica.

| Universidad | Denominación | Oferta docente máxima | Egresados | Tipo de formación |
|---|--|-----------------------|-----------|-------------------|
| Universidad de Las Palmas de Gran Canaria (ULPGC) | PhD in Chemical Mechanical and Manufacturing Engineering | 3 | 15 | 7 |
| Universidad de Las Palmas de Gran Canaria (ULPGC) | PhD in Telecommunication Technologies and Computer Engineering Doctorado en Tecnologías de Telecomunicación e Ingeniería Computacional | 3,4 | 15 | 10 |

Título Propio

| Universidad | Denominación | Especialización /Asignaturas optativas | Oferta docente máxima | Egresado s/ curso | Tipo de formación |
|-----------------------------------|---|--|-----------------------|-------------------|-------------------|
| Universidad de Cantabria (UNICAN) | Título Propio Máster Modular Microelectrónica | | 30 | | |

ANEXO 6. OFERTA FORMATIVA ACTUAL DE FORMACIÓN PROFESIONAL

Formación profesional de Grado Medio CFGM

No parece adecuado proponer nuevos **ciclos formativos de grado medio CFGM** (a partir de 16 años) debido a las pocas competencias profesionales que tienen a nivel laboral. En los dos ciclos formativos de grado medio actuales de la familia de electricidad y electrónica ([más información](#)) ya se contempla un módulo de electrónica que a nivel de base es suficiente para luego realizar el Grado Superior:

CFGM de Técnico de instalaciones eléctricas y automáticas ([más información](#))

Módulo profesional 9: electrónica

Duración: 66 horas

Unidades formativas que lo componen:

Electrónica digital. 26 horas

Electrónica analógica. 40 horas

Oferta actual de FP de Grado Medio de Técnico de instalaciones eléctricas y automáticas:

La información general del ciclo, así como el Real Decreto del currículo se puede consultar en: <https://www.todofp.es/que-estudiar/loe/electricidad-electronica/instalaciones-electricas-automaticas.html>

En España se realiza este ciclo en [494 centros de FP](#) y en enlace se puede consultar el nombre y características de cada centro. En cada centro se ofertan 30 plazas por ciclo, aunque el dato concreto de plazas cubiertas no se ha podido concretar.

La inserción laboral de este ciclo se puede consultar en este [enlace](#).

CFGM de Técnico de instalaciones de telecomunicaciones ([más información](#)).

Módulo profesional 9: electrónica aplicada

Duración: 231 horas

Unidades formativas que lo componen:

Circuitos de corriente continua y electromagnetismo. 39 horas

Circuitos de corriente alterna. 39 horas

Electrónica analógica. 53 horas

Electrónica digital no programable. 40 horas

Electrónica digital microprogramable. 60 horas

Oferta actual de FP de Grado Medio de Técnico de instalaciones de telecomunicación:

La información general del ciclo, así como el Real Decreto del currículo se puede consultar en: <https://www.todofp.es/que-estudiar/loe/electricidad-electronica/instalaciones-telecomunicaciones.html>

En España se realiza este ciclo en [248 centros de FP](#) y en enlace se puede consultar el nombre y características de cada centro. En cada centro se ofertan 30 plazas por ciclo aunque el dato concreto de plazas cubiertas no se ha podido concretar.

La inserción laboral de este ciclo se puede consultar en este [enlace](#).

Formación Profesional de Grado Superior

Respecto los **ciclos formativos de grado superior CFGS** (a partir de 18 años) actualmente existe el ciclo de “Técnico Superior en Mantenimiento Electrónico” ([más información](#))

Oferta actual de FP de Grado Superior de Técnico Superior en Mantenimiento Electrónico:

La información general del ciclo, así como el Real Decreto del currículo se puede consultar en: <https://www.todofp.es/que-estudiar/loe/electricidad-electronica/mantenimiento-electronico.html>

En España se realiza este ciclo en [123 centros de FP](#) y en enlace se puede consultar el nombre y características de cada centro. En cada centro se ofertan 30 plazas por ciclo, aunque el dato concreto de plazas cubiertas no se ha podido concretar.

La inserción laboral de este ciclo se puede consultar en este [enlace](#).

ANEXO 7. INFRAESTRUCTURAS DISPONIBLES PARA FORMACIÓN EN MICROELECTRÓNICA

El Anexo 7 indica las infraestructuras específicas existentes en el sistema educativo y su capacidad para la formación de especialista regogidas por el GT hasta el 31 de marzo de 2023.

Fuente: El Grupo de Trabajo ACADEMIA-AMETIC elaboró un documento específico sobre el equipamiento para tecnología de Semiconductores. La siguiente tabla es solamente un extracto del mismo.

| Institución | Centro/ Dpto/ Instituto | ICTS? | Superficie Sala Limpia | Técnicas |
|--|---|-------|--|---|
| Universidad Politécnica de Madrid (UPM) | Instituto de Sistemas Optoelectrónicos y Microtecnología (ISOM-UPM) | Sí | 400 m2 + labs caracterización | Según demanda empresas para identificar técnicas que se entrenan: trabajo en sala limpia, soldaduras, cortes, fotolitografía, e-beam, evaporación metales, etc. |
| Universidad Politécnica de Madrid (UPM) | Instituto de Energía Solar (IESUPM) | No | 80 m2 + labs auxiliares y de caracterización | Procesado de semiconductores en sala limpia, en particular dispositivos fotovoltaicos: crecimiento epitaxial, hornos de difusión, procesos químicos, fotolitografía, evaporación, RTA, encapsulado y soldadura de hilo, etc. Técnicas avanzadas de caracterización optoelectrónica. |
| Universidad Politécnica de Madrid (UPM) | Centro de Materiales y Dispositivos Avanzados para las TIC (CEMDATIC-UPM) | No | 50 m2 (SL1) + 30 m2 (SL2) + labs caracterización | Procesado de materiales (aislantes, metales, semiconductores) y de dispositivos electrónicos y optoelectrónicos de película delgada en sala limpia. Pulverización, evaporación, depósito químico en fase vapor, ataque seco y húmedo, hornos de crecimiento y difusión, procesos químicos, fotolitografía, evaporación, RTA, encapsulado y soldadura de hilo, etc. Técnicas avanzadas de caracterización optoelectrónica. |
| Universitat Politècnica Catalunya (UPC) | Dept Ingeniería Electrónica (MNT-UPC) | No | 100 m2 + lab de caracterización | Depósito capas delgadas. Litografía óptica para fabricación células solares y fotodiodos. |
| Consejo Superior de Investigaciones Científicas (CSIC) | Instituto de Microelectrónica de Barcelona (IMB-CNM, CSIC) | Sí | 1500 m2 + labs | Analizar demanda para identificar procesos, etapas y técnicas. Formación en sala limpia sobre buenas prácticas, procesos de fabricación, post-procesado y back-end. Incluida la fabricación y caracterización de un dispositivo NMOS (en su versión extendida y completa). |
| Universidad Politécnica de Valencia (UPV) | Nanophotonics Technology Center (NTC-UPV) | Sí | 500 m2 + labs | Evaluar la demanda y necesidades por parte de usuarios/clientes, en cuanto a procesos y técnicas, incluyendo buenas prácticas en sala limpia, procesado de obleas y back-end de circuitos integrados fotónicos (PICs) |

| Institución | Centro/ Dpto/ Instituto | ICTS ? | Superficie Sala Limpia | Técnicas |
|--|---|-----------|--|--|
| Universidad de Cantabria (Unican) | Dpto Ingeniería de Comunicaciones (DICOM) | No | 50 m2+ lab pcbs laser, fotolitografía y LPKF + 100m2 de labs de Caracterización hasta 80 GHz | Analizar demanda empresas para identificar técnicas que se entrenan: trabajo en sala limpia, soldaduras, cortes, fotolitografía, etc. |
| Universitat Autònoma de Barcelona (UAB) | Departamento de Microelectrónica y Sistemas Electrónicos (MiSE-UBA) | No | 30m2+ Lap Prototipado (Design+Fab+Mount+Test PCBs) + 20m2+ lab Printed Electronics (DMP 2800) | Montaje de prototipos y test analógico-digital. |
| Universidad de les Illes Balears (UIB) | Departamento de Ingeniería (DE-UIB) | No | 100m2 + lab prototipado y montaje autom. PCB | Diseño y test de circuitos digitales y sistemas MEMS |
| UNIVERSIDAD DE SALAMANCA (USAL) | USAL-NANOLAB | No | 150 M2 + LAB. Bajas Temperaturas, Lab Terahercios, Lab Celulas solares, Lab. Alta Frecuencia, Lab de Nanomateriales coloidales | PROCESADO Y CARACTERIZACIÓN DE MATERIALES 2D Y III-V |
| Instituto de Ciencia de Materiales CSIC IMNT (Madrid) | Departamento de Microelectrónica y Sistemas Electrónicos | No | 400 m2 ISO 7 + labs caracterización | Fotolitografía ultravioleta, depósito de películas delgadas de metales y óxidos, ataques húmedos y por RIE, caracterización morfológica y composicional (microscopio electrónico de barrido de alta resolución), litografía por haz de electrones, ataque por haz de iones (FIB), espectroscopía de rayos X (XRD), epitaxia de haces moleculares (MBE) |
| Fundación Instituto Madrileño de Estudios Avanzados en Nanociencia (IMDEA Nanociencia) | IMDEA de Nanociencia | No | 250m2+Labs+750 area Gris | Tecnologías Emergentes, Micro y Nanofabricación sobre materiales 2D y películas delgadas superconductoras. Espacio y Defensa. |
| Universidad Complutense de Madrid (UCM) UII-CAI-TF UCM | Unidad Implantación Iónica (CAI Técnicas Físicas) | No | 80m2 + labs auxiliares | Implantación iónica, recocido térmico rápido, litografía óptica, depósito por ECRCVD y metalización por efecto Joule y e-beam. |

| Institución | Centro/ Dpto/ Instituto | ICTS ? | Superficie Sala Limpia | Técnicas |
|--|---|-----------|---|--|
| CEIT (Universidad de Navarra) | Unidad Implantación Iónica (CAI Técnicas Físicas) | No | 230m2+ 8 puestos caracterización de RF para alumnos grado + 2 puesto caracterización de RF hasta 110GHz (ampliables modularmente)par a investigación y alumnos Master | Litografía UV, alinerador de mascarar. Deposición: PECVD LPCVD, PVD. Etching: RIE, etching humedo. Troquelado caliente. Impresora de tintas funcionales. Corte de oblas. Soldadura Ultrasónica. Hornos de cuarzo (oxidación termal, difusión y thermal annealing). Caracterización de superficie o estructural: AFM, profilometer, XRD, SEM, FE-SEM, FIB. Estaciones de testeo automaticas: cámara climática, mezclador de gas basado en MFC, multimetros y picoamperímetros. Camara termografica con resolución milimetrica. Mesa de medidas de obleas Cascade Microtech 9000. Placa caracterización temperatura on wafer: Instek HCC208RF. |
| Universidad Pública de Navarra (UPNA-ISC) | Instituto de Smart Cities | No | 32 m2+labs (actualmente en ampliación) | Laboratorio de Micro y Nanofabricación (LAMINA) Línea de fabricación completa de células solares, LED y sensores en atmósfera inerte (procesado de capas en disolución, evaporación de contactos, litografía de arco eléctrico y de oxidación, encapsulado) a escala mesoscópica. Laboratorio de caracterización superficial (AFM, perfilometría), eléctrica y óptica. Centro de microscopía electrónica. Estaciones de prototipado PCB y caracterización de microantenas |
| Universidad Rey Juan Carlos (URJC- CAT) | Centro de Apoyo Tecnológico | No | 25 m2 (clase 1e4, ISO7) + otra de 100 m2 en construcción | Laboratorios varios |
| Universidad de Alcalá (UALH) | | No | laboratorios varios | Laboratorios varios |
| Universidad Autónoma de Madrid (UAM) | Laboratorio de Microelectrónica | | 160 m2 (SL1) + 100 m2 (SL2) + labs caracterización | Fotolitografía, evaporación de metales y dieléctricos, tratamientos térmicos, soldadura, procesos químicos, ataques húmedos y secos, caracterización elipsométrica de láminas delgadas. Test analógico y digital. |
| Universidad de las Palmas de Gran Canaria (ULPGC) | IUMA Instituto de Microelectrónica Aplicada | | 200 m2 + Lab Prototipado (Design+Fab+Mou nt+Xray- Inspection+Test PCBs Test BGA) + 50 m2 Lab Estaciones de Puntas, Bonding y Caracterización hasta 80 GHz, + 180 m2 Labs Diseño ASIC- RFIC-MMIC Full Europractice tool and technologies suite | |

| Institución | Centro/ Dpto/ Instituto | ICTS ? | Superficie Sala Limpia | Técnicas |
|---|--|-----------|--|---|
| Universidad de las Palmas de Gran Canaria (ULPGC) | IUNAT Instituto de Recursos Naturales- FEAM | | 500 m2 + Labs de Fotocatálisis, Espectroscopía, Microscopía Electrónica, Deposición Química Fase Vapor, Sputtering, Película Delgada, Difracción R-X | El IUNAT/FEAM oferta sus labs para formación en técnicas químico-físicas, síntesis y caracterización de materiales semiconductores y película delgada 2D (grafeno) |
| Instituto de Microelectrónica de Sevilla (IMSE-CNM-CSIC-US) | Instituto de Microelectrónica de Sevilla | | 1000m2 de laboratorios de test + herramientas de diseño | Cluster de supercomputación con herramientas profesionales de diseño de circuitos así como 1000m2 de Laboratorios de Caracterización de Dispositivos, Optoelectrónica, Radiofrecuencia, Medidas A/D, Láser Pulsado, Ciberseguridad del Hardware, Sistemas Complejos, Agilent 93000, Montajes Especiales, Encapsulado y Mecanización y Montaje de PCBs |
| Universidad de Granada (UGR) | Laboratorio de Nanoelectrónica. Departamento de Electrónica y Tecnología de Computadores | | 150m2 (sala limpia)+lab de caracterización eléctrica, fotónica y estructural | Sala Blanca para síntesis de nanomateriales (TMDs) y procesamiento nano y microelectrónico |



Para recibir información sobre AMETIC, el Grupo de Trabajo de Microelectrónica y su actividad puede contactar con Eduardo Valencia evalencia@ametic.es